

日本国特許庁  
JAPAN PATENT OFFICE

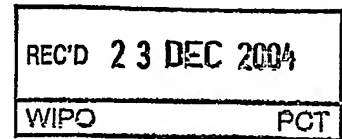
05.11.2004

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日  
Date of Application: 2003年11月14日

出願番号  
Application Number: 特願2003-385999  
[ST. 10/C]: [JP 2003-385999]



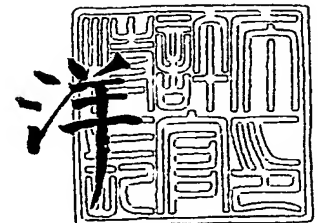
出願人  
Applicant(s): 株式会社半導体エネルギー研究所

PRIORITY DOCUMENT  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH  
RULE 17.1(a) OR (b)

2004年12月13日

特許庁長官  
Commissioner,  
Japan Patent Office

小川



【書類名】 特許願  
【整理番号】 P007502  
【提出日】 平成15年11月14日  
【あて先】 特許庁長官 殿  
【発明者】  
    【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究  
    所内  
        【氏名】 山崎 舜平  
【発明者】  
    【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究  
    所内  
        【氏名】 前川 慎志  
【発明者】  
    【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究  
    所内  
        【氏名】 中村 理  
【特許出願人】  
    【識別番号】 000153878  
    【氏名又は名称】 株式会社半導体エネルギー研究所  
    【代表者】 山崎 舜平  
【手数料の表示】  
    【予納台帳番号】 002543  
    【納付金額】 21,000円  
【提出物件の目録】  
    【物件名】 特許請求の範囲 1  
    【物件名】 明細書 1  
    【物件名】 図面 1  
    【物件名】 要約書 1

**【書類名】 特許請求の範囲****【請求項 1】**

絶縁表面を有する基板上に  
第 1 の電極を形成する第 1 の工程と、  
前記第 1 の電極を覆うように第 1 の絶縁膜を形成する第 2 の工程と、  
前記絶縁膜上に第 1 の半導体層を形成する第 3 の工程と、  
前記半導体層上であって前記第 1 の電極と重なるように第 2 絶縁膜を形成する第 4 の工程と、  
前記第 2 の絶縁膜を覆うように n 型の第 2 の半導体層を形成する第 5 の工程と、  
前記第 1 及び第 2 の半導体層を島状にパターニングする第 6 の工程と、  
前記第 2 半導体層上に第 2 及び第 3 の電極を形成する第 7 の工程と、  
前記第 2 及び第 3 の電極をマスクに前記第 2 の半導体層をエッチングし分離する第 8 の工程と、  
前記第 3 の電極に接するように第 4 の電極を形成する第 9 の工程と、  
を有し、  
前記電極のいずれかを形成する工程において、前記電極を液滴吐出法により形成することを特徴とする液晶表示装置の作製方法。

**【請求項 2】**

絶縁表面を有する基板上に  
第 1 の電極を形成する第 1 の工程と、  
前記第 1 の電極を覆うように第 1 の絶縁膜を形成する第 2 の工程と、  
前記絶縁膜上に第 2 の電極を形成する第 3 の工程と、  
前記絶縁膜及び前記第 2 の電極上に第 1 の半導体層を形成する第 4 の工程と、  
前記半導体層上であって前記第 1 の電極と重なるように第 2 絶縁膜を形成する第 5 の工程と、  
前記第 2 の絶縁膜を覆うように n 型の第 2 の半導体層を形成する第 6 の工程と、  
前記第 1 及び第 2 の半導体層を島状にパターニングする第 7 の工程と、  
前記第 2 半導体層上に第 3 及び第 4 の電極を形成する第 8 の工程と、  
前記第 3 及び第 4 の電極をマスクに前記第 2 の半導体層をエッチングし分離する第 9 の工程と、  
を有し、  
前記電極のいずれかを形成する工程において、前記電極を液滴吐出法により形成することを特徴とする液晶表示装置の作製方法。

**【請求項 3】**

絶縁表面を有する基板上に  
第 1 及び第 2 の電極を形成する第 1 の工程と、  
前記第 2 の電極と一部が重なるように第 3 の電極を形成する第 2 の工程と、  
前記第 1 の電極及び前記第 2 の電極を覆うように n 型の第 1 の半導体層を形成する第 3 の工程と、  
前記第 1 の半導体層を前記第 1 の電極と接する半導体層と、前記第 2 の電極に接する半導体層とに分離する第 4 の工程と、  
前記第 1 の半導体層上に第 2 の半導体層を形成する第 5 の工程と、  
前記第 2 の半導体層上に絶縁膜を形成する第 6 の工程と、  
前記絶縁膜上であって前記第 1 の半導体層が分離された領域上に第 3 の電極を形成する第 7 の工程と、  
前記第 2 の半導体層及び前記絶縁膜を島状にパターニングする第 8 の工程と、  
を有し、  
前記電極のいずれかを形成する工程において、前記電極を液滴吐出法により形成することを特徴とする液晶表示装置の作製方法。

**【請求項 4】**

絶縁表面を有する基板上に

第1の電極を形成する第1の工程と、

第2の電極及び前記第1の電極と一部が重なる第3の電極を形成する第2の工程と、

前記第2の電極及び前記第3の電極を覆うようにn型の第1の半導体層を形成する第3の工程と、

前記第1の半導体層を前記第2の電極と接する半導体層と、前記第3の電極に接する半導体層とに分離する第4の工程と、

前記第1の半導体層上に第2の半導体層を形成する第5の工程と、

前記第2の半導体層上に絶縁膜を形成する第6の工程と、

前記絶縁膜上であって前記第1の半導体層が分離された領域上に第4の電極を形成する第7の工程と、

前記第2の半導体層及び前記絶縁膜を島状にパターンニングする第8の工程と、

を有し、

前記電極のいずれか一を形成する工程において、前記電極を液滴吐出法により形成することを特徴とする液晶表示装置の作製方法。

【請求項5】

請求項1乃至4のいずれか一において、

電極を液滴吐出法により形成する前に被形成面に対して下地処理をすることを特徴とする液晶表示装置の作製方法。

【請求項6】

請求項1乃至4のいずれか一において、

電極に接する膜を液滴吐出法により形成する前に電極に対して下地処理をすることを特徴とする液晶表示装置の作製方法。

【請求項7】

請求項5乃至6のいずれか一において、下地処理は被形成面に光触媒機能を有する物質を形成し、

前記光触媒機能を有する物質に選択的に光を照射して被形成面を親水性とすることを特徴とする液晶表示装置の作製方法。

【請求項8】

請求項5乃至6のいずれか一において、下地処理は被形成面にプラズマ処理を行って被形成面を撥液性とすることを特徴とする液晶表示装置の作製方法。

## 【書類名】明細書

## 【発明の名称】液晶表示装置の作製方法

## 【技術分野】

## 【0001】

本発明は、大面積ガラス基板上に形成したトランジスタなどの能動素子をもって構成される液晶表示装置及びその作製方法に関する。

## 【背景技術】

## 【0002】

従来、ガラス基板上の薄膜トランジスタ（以下「TFT」ともいう。）によって構成される、所謂アクティブマトリクス駆動方式の液晶表示パネルは、半導体集積回路の製造技術と同様に、フォトリソグラフィーを使った光露光工程により、各種薄膜をパターンニングすることにより製造されてきた。

## 【0003】

これまで、一枚のマザーガラス基板から複数の液晶表示パネルを切り出して、大量生産を効率良く行う生産技術が採用されてきた。マザーガラス基板のサイズは、1990年初頭における第1世代の300×400mmから、2000年には第4世代となり680×880mm若しくは730×920mmへと大型化して、一枚の基板から多数の表示パネルが取れるように生産技術が進歩してきた。

## 【0004】

ガラス基板若しくは表示パネルのサイズが小さい場合には、露光装置により比較的簡便にパターンニング処理を行うことが可能であったが、基板サイズが大型化するにつれ、1回の露光処理で表示パネルの全面を同時に処理することが不可能となっていた。その結果、フォトリソグラフィーが塗布された領域を複数に分割して、所定のブロック領域毎に露光処理を行い、順次それを繰り返して基板全面の露光を行う方法などが開発されてきた（例えば、特許文献1参照。）。

【特許文献1】特開平11-326951号公報

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0005】

しかしながら、ガラス基板のサイズは、第5世代で1000×1200mm若しくは1100×1300mmへとさらに大型化し、次世代では1500×1800mm若しくはそれ以上のサイズが想定されるにつれ、従来のパターンニング方法では、生産性良く、低コストで表示パネルを製造することが困難となって来た。すなわち、つなぎ露光により多数回の露光処理を行えば処理時間は増大し、基板の大型化に対応した露光装置の開発には多大な投資が必要となって来た。

## 【0006】

そればかりでなく、基板の全面に各種の被膜を形成し、僅かな領域を残してエッチング除去する工法では、材料コストを浪費し、多量の廃液を処理することが要求されてしまうという問題点が内在していた。

## 【0007】

本発明は、このような状況に鑑み成されたものであり、材料の利用効率を向上させ、かつ、作製工程を簡略化して作製可能な液晶表示装置及びその製造技術を提供することを目的としている。

## 【課題を解決するための手段】

## 【0008】

本発明は、配線層若しくは電極を形成する導電層や、所定のパターンを形成するためのマスク層など液晶表示装置を作製するために必要なパターンのうち、少なくとも一つ若しくはそれ以上を、選択的にパターンを形成可能な方法により形成して、液晶表示装置を製造することを特徴とするものである。導電層や絶縁層などを形成するため、選択的にパターンを形成可能な方法として、特定の目的に調合された組成物の液滴を選択的に吐出して

所定のパターンを形成することが可能な、液滴吐出法（その方式によっては、インクジェット法とも呼ばれる。）を用いる。さらに液滴吐出法により導電体を形成する際、被形成面に対して下地処理を行うことで、密着性の良い導電体を形成することができる。

【0009】

本発明による液晶表示装置の作製方法は導電体を液滴吐出法により形成する前に、非形成面に対して下地処理をすることを特徴とする。

【0010】

本発明による液晶表示装置の作製方法は液滴吐出法により膜形成する前に、導電性を有する非形成面に対して下地処理をすることを特徴とする。

【0011】

本発明の液晶表示装置の作製方法は絶縁表面を有する基板上に第1の電極を形成する第1の工程と、前記第1の電極を覆うよう第1の絶縁膜を形成する第2の工程と、前記絶縁膜上に第1の半導体層を形成する第3の工程と、前記半導体層上であって前記第1の電極と重なるように第2絶縁膜を形成する第4の工程と、前記第2の絶縁膜を覆うようにn型の第2の半導体層を形成する第5の工程と、前記第1及び第2の半導体層を島状にパターニングする第6の工程と、前記第2半導体層上に第2及び第3の電極を形成する第7の工程と、前記第2及び第3の電極をマスクに前記第2の半導体層をエッチングし分離する第8の工程と、前記第3の電極に接するよう接するよう第4の電極を形成する第9の工程と、を有し、前記電極のいずれか一を形成する工程において、前記電極は液滴吐出法により形成されたことを特徴とする。

【0012】

液晶表示装置の作製方法は絶縁表面を有する基板上に第1の電極を形成する第1の工程と、前記第1の電極を覆うよう第1の絶縁膜を形成する第2の工程と、前記絶縁膜上に第2の電極を形成する第3の工程と、前記絶縁膜及び前記第2の電極上に第1の半導体層を形成する第4の工程と、前記半導体層上であって前記第1の電極と重なるように第2絶縁膜を形成する第5の工程と、前記第2の絶縁膜を覆うようn型の第2の半導体層を形成する第6の工程と、前記第1及び第2の半導体層を島状にパターニングする第6の工程と、前記第2半導体層上に第3及び第4の電極を形成する第7の工程と、前記第3及び第4の電極をマスクに前記第2の半導体層をエッチングし分離する第8の工程と、を有し、前記電極のいずれか一を形成する工程において、前記電極は液滴吐出法により形成されたことを特徴とする。

【0013】

液晶表示装置の作製方法は絶縁表面を有する基板上に第1及び第2の電極を形成する第1の工程と、前記第2の電極と一部が重なるように第3の電極を形成する第2の工程と、前記第1の電極及び前記第2の電極を覆うようn型の第1の半導体層を形成する第3の工程と、前記第1の半導体層を前記第1の電極と接する半導体層と、前記第2の電極に接する半導体層とに分離する第4の工程と、前記第1の半導体層上に第2の半導体層を形成する第5の工程と、

前記第2の半導体層上に絶縁膜を形成する第6の工程と、  
前記絶縁膜上であって前記第1の半導体層が分離された領域上に第3の電極を形成する第7の工程と、  
前記第2の半導体層及び前記絶縁膜を島状にパターニングする第8の工程と、  
を有し、  
前記電極のいずれかを形成する工程において、前記電極は液滴吐出法により形成されたことを特徴とする液晶用半導体薄膜装置の作製方法。

**【0014】**

液晶表示装置の作製方法は絶縁表面を有する基板上に  
第1の電極を形成する第1の工程と、  
第2の電極及び前記第1の電極と一部が重なる第3の電極を形成する第2の工程と、  
前記第2の電極及び前記第3の電極を覆うようにn型の第1の半導体層を形成する第3の工程と、  
前記第1の半導体層を前記第2の電極と接する半導体層と、前記第3の電極に接する半導体層とに分離する第4の工程と、  
前記第1の半導体層上に第2の半導体層を形成する第5の工程と、  
前記第2の半導体層上に絶縁膜を形成する第6の工程と、  
前記絶縁膜上であって前記第1の半導体層が分離された領域上に第4の電極を形成する第7の工程と、  
前記第2の半導体層及び前記絶縁膜を島状にパターニングする第8の工程と、  
を有し、  
前記電極のいずれかを形成する工程において、前記電極は液滴吐出法により形成されたことを特徴とする。

**【0015】**

液晶表示装置の作製方法は、下地処理として被形成面に光触媒機能を有する物質を形成し、前記光触媒機能を有する物質に選択的に光を照射して親水性とすることを特徴とする。

**【0016】**

液晶表示装置の作製方法は、下地処理は被形成面にプラズマ処理を行って撥液性とすることを特徴とする。

**【0017】**

前記したように、本発明は、ゲート電極層や配線層、及びパターニングの時に利用するマスクを形成する際に液滴吐出法により行うことを特徴としているが、液晶表示装置を作製するために必要なパターンのうち、少なくとも一つ若しくはそれ以上を、選択的にパターンを形成可能な方法により形成して、液晶表示装置を製造することでその目的は達成される。

**【発明の効果】****【0018】**

本発明によれば、液滴吐出法により、配線層やマスクのパターニングを直接行うことができるので、材料の利用効率を向上させて、かつ、作製工程を簡略化した薄膜トランジスタ及びそれを用いた液晶表示装置を得ることができる。

**【発明を実施するための最良の形態】****【0019】**

本発明の実施の形態について、図面を用いて詳細に説明する。なお、以下の説明において、各図面間で共通する同等部位においては、同じ符号を付けて示すこととし、重複する説明については省略する。また、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解されるものであり、以下に示す態様に限定して解釈されるものでない。

**【0020】**

図1は本発明に係る液晶表示パネルの構成を示す上面図であり、絶縁表面を有する基板100上に画素102をマトリクス上に配列させた画素部101、走査線側入力端子10

3、信号線側入力端子104が形成されている。画素数は種々の規格に従って設ければ良く、XGAであれば $1024 \times 768 \times 3$  (RGB)、UXGAであれば $1600 \times 1200 \times 3$  (RGB)、フルスペックハイビジョンに対応させるのであれば $1920 \times 1080 \times 3$  (RGB)とすれば良い。

#### 【0021】

画素102は、走査線側入力端子103から延在する走査線と、信号線側入力端子104から延在する信号線とが交差することで、マトリクス状に配設される。画素102のそれぞれには、スイッチング素子とそれに接続する画素電極が備えられている。スイッチング素子の代表的な一例はTFTであり、TFTのゲート電極側が走査線と、ソース若しくはドレイン側が信号線と接続されることにより、個々の画素を外部から入力する信号によって独立して制御可能としている。

#### 【0022】

TFTは、その主要な構成要素として、半導体層、ゲート絶縁層及びゲート電極層が挙げられ、半導体層に形成されるソース及びドレイン領域に接続する配線層がそれに付随する。構造的には基板側から半導体層、ゲート絶縁層及びゲート電極層を配設したトップゲート型と、基板側からゲート電極層、ゲート絶縁層及び半導体層を配設したボトムゲート型などが代表的に知られているが、本発明においてはそれらの構造のどのようなものを用いても良い。

#### 【0023】

半導体層を形成する材料は、シランやゲルマンに代表される半導体材料ガスを用いて気相成長法やスパッタリング法で作製されるアモルファス半導体（以下「AS」ともいう。））、該非晶質半導体を光エネルギーや熱エネルギーを利用して結晶化させた多結晶半導体、或いはセミアモルファス（微結晶若しくはマイクロクリスタルとも呼ばれる。以下「SAS」ともいう。）半導体などを用いることができる。

#### 【0024】

SASは、非晶質と結晶構造（単結晶、多結晶を含む）の中間的な構造を有し、自由エネルギー的に安定な第3の状態を有する半導体であって、短距離秩序を持ち格子歪みを有する結晶質な領域を含んでいる。少なくとも膜中の一部の領域には、 $0.5 \sim 20 \text{ nm}$ の結晶領域を観測することが出来、珪素を主成分とする場合にはラマンスペクトルが $520 \text{ cm}^{-1}$ よりも低波数側にシフトしている。X線回折では珪素結晶格子に由来するとされる(111)、(220)の回折ピークが観測される。未結合手（ダングリングボンド）の中和剤として水素またはハロゲンを少なくとも1原子%またはそれ以上含ませている。SASは、珪化物気体をグロー放電分解（プラズマCVD）して形成する。珪化物気体としては、 $\text{SiH}_4$ 、その他にも $\text{Si}_2\text{H}_6$ 、 $\text{SiH}_2\text{Cl}_2$ 、 $\text{SiHCl}_3$ 、 $\text{SiCl}_4$ 、 $\text{SiF}_4$ などを用いることが可能である。また $\text{GeF}_4$ を混合させても良い。この珪化物気体を $\text{H}_2$ 、又は、 $\text{H}_2$ と $\text{He}$ 、 $\text{Ar}$ 、 $\text{Kr}$ 、 $\text{Ne}$ から選ばれた一種または複数種の希ガス元素で希釈しても良い。希釈率は $2 \sim 1000$ 倍の範囲。圧力は概略 $0.1 \text{ Pa} \sim 133 \text{ Pa}$ の範囲、電源周波数は $1 \text{ MHz} \sim 120 \text{ MHz}$ 、好ましくは $13 \text{ MHz} \sim 60 \text{ MHz}$ 。基板加熱温度は $300^\circ\text{C}$ 以下でよい。膜中の不純物元素として、酸素、窒素、炭素などの大気成分の不純物は $1 \times 10^{20} \text{ cm}^{-3}$ 以下とすることが望ましく、特に、酸素濃度は $5 \times 10^{19} / \text{cm}^3$ 以下、好ましくは $1 \times 10^{19} / \text{cm}^3$ 以下とする。

#### 【0025】

図1は、走査線及び信号線へ入力する信号を、外付けの駆動回路により制御する液晶表示パネルの構成を示しているが、図2に示すように、COG (Chip on Glass)によりドライバICを基板100上に実装しても良い。ドライバICは単結晶半導体基板に形成されたものでも良いし、ガラス基板上にTFTで回路を形成したものであっても良い。

#### 【0026】

また、画素に設けるTFTをSASで形成する場合には、図3に示すように走査線側駆動回路107を基板100上に形成し一体化することも出来る。

#### 【0027】



パターンの形成に用いる液滴吐出装置の一態様は図25に示されている。液滴吐出手段1403の個々のヘッド1405は制御手段1407に接続され、それがコンピュータ1410で制御することにより予めプログラミングされたパターンを描画することができる。描画するタイミングは、例えば、基板1400上に形成されたマーカー1411を基準に行えば良い。或いは、基板1400の縁を基準にして基準点を確定させても良い。これをCCDなどの撮像手段1404で検出し、画像処理手段1409にてデジタル信号に変換したものをコンピュータ1410で認識して制御信号を発生させて制御手段1407に送る。勿論、基板1400上に形成されるべきパターンの情報は記憶媒体1408に格納されたものであり、この情報を基にして制御手段1407に制御信号を送り、液滴吐出手段1403の個々のヘッド1405を個別に制御することができる。さらに、前後左右及び斜め方向のいずれにも動作するヘッドを走査して描画することのできる装置を用いても良く、一つのヘッドから多数の組成物を吐出できる液滴吐出装置を用いても良い。

#### 【0028】

次に、画素102の詳細について、液滴吐出法を用いた作製工程に従い説明する。

#### 【0029】

(第1の実施の形態)

第1の実施の形態として、チャネル保護型の薄膜トランジスタの作製方法について説明する。

#### 【0030】

図4(A)は、基板100上にゲート電極層と、ゲート電極層と接続するゲート配線層を液滴吐出法で形成する工程を示している。なお、図4(A)は縦断面構造を模式的に示し、A-B及びC-Dに対応する平面構造を図13に示すので同時に参照することが出来る。

#### 【0031】

基板100は、バリウムホウケイ酸ガラス、アルミノホウケイ酸ガラス若しくはアルミノシリケートガラスなど、フュージョン法やフロート法で作製される無アルカリガラス基板、セラミック基板の他、本作製工程の処理温度に耐えうる耐熱性を有するプラスチック基板等を用いることができる。また、単結晶シリコンなどの半導体基板、ステンレスなどの金属基板の表面に絶縁層を設けた基板を適用しても良い。また、基板に化学機械的研磨(Cheical Mechanical Polishing: CMP)したガラス基板を用いてもよい。

#### 【0032】

まず、基板上にゲート電極等の導電体を吐出法によって形成する際に密着性を向上させるため、下地処理を行う。

#### 【0033】

第1の方法としてスパッタリング法や蒸着法などの方法により、Ti(チタン)、W(タングステン)、Cr(クロム)、Al(アルミニウム)、Ta(タンタル)、Ni(ニッケル)、Zr(ジルコニウム)、Hf(ハフニウム)、V(バナジウム)、Ir(イリジウム)、Nb(ニオブ)、Pd(パラジウム)、Pt(白金)、Mo(モリブデン)、Co(コバルト)又はRh(ロジウム)の金属材料で形成される導電体層を形成することが好ましい。導電体層は0.01~10nmの厚さで形成すれば良いが、極薄く形成すれば良いので、必ずしも層構造を持っていなくても良い。なお、この導電体層は、ゲート電極層を密着性良く形成するために設けるものであり、十分な密着性が得られるのであれば、これを省略して基板100上にゲート電極層を直接形成しても良い。この際ゲート電極にはAg、Cu、Ag/Cuの積層などを用いる特に密着性が向上する。

#### 【0034】

第2の方法として、導電体を形成する領域上に光触媒物質を形成する。光触媒物質は、ゾルゲル法のディップコーティング法、スピンコーティング法、インクジェット法、イオンプレATING法、イオンビーム法、CVD法、スパッタリング法、RFマグネトロンスパッタリング法、プラズマ溶射法、プラズマスプレー法、又は陽極酸化法により形成することができる。また複数の金属を含む酸化物半導体からなる光触媒物質の場合、構成元素

の塩を混合、融解して形成することができる。ディップコーティング法、スピンコーティング法等の塗布法により光触媒物質を形成する場合、溶媒を除去する必要があるとき、焼成したり、乾燥すればよい。具体的には、所定の温度（例えば、300℃以上）で加熱すればよく、好ましくは酸素を有する雰囲気で行う。例えば、導電ペーストとしてAgを用い、酸素及び窒素を有する雰囲気で行うと、熱硬化性樹脂などの有機物が分解されるため、有機物を含まないAgを得ることができる。その結果、Ag表面の平坦性を高めることができる。

#### 【0035】

この加熱処理により、光触媒物質は所定の結晶構造を有することができる。例えば、アナターゼ型やルチルーアナターゼ混合型を有する。低温相ではアナターゼ型が優先的に形成される。そのため光触媒物質が所定の結晶構造を有していない場合も加熱すればよい。また塗布法により形成する場合、所定の膜厚を得るために複数回にわたって光触媒物質を形成することもできる。

#### 【0036】

本実施の形態では、光触媒物質としてスパッタリング法により所定の結晶構造を有する $TiO_x$ 結晶を形成する場合を説明する。ターゲットには金属チタンチューブを用い、アルゴンガスと酸素を用いてスパッタリングを行う。更にHeガスを導入してもよい。光触媒活性の高い $TiO_x$ を形成するためには、酸素を多く含む雰囲気とし、形成圧力を高めにする。更に成膜室又は処理物が設けられた基板を加熱しながら $TiO_2$ を形成すると好ましい。

#### 【0037】

このように形成される $TiO_x$ は非常に薄膜（1 $\mu m$ 程度）であっても光触媒機能を有する。

#### 【0038】

その後、選択的に光照射を行って照射領域を形成するため、光学系を用いて光を集光させる。例えば、レンズにより光を集光させる。そして、 $TiO_x$ と光とを相対的に移動させることにより、選択的に光照射を行う。例えば、矢印1の方向に、光触媒物質を移動させればよい。その結果、照射領域と、非照射領域を形成することができる。そして照射領域における $TiO_2$ は、親水性を示す。なお光照射時間により、親水性と親油性を共に有する状態にもなりうる。

#### 【0039】

光としては、ランプ（例えば紫外線ランプ、いわゆるブラックライト）やレーザー光（例えば、発振波長308nmのXeClエキシマレーザー、発振波長351nmのXeFエキシマレーザー、又は発振波長248nmのKrFエキシマレーザー等）を用いることができる。特定の波長を発振することができるレーザー光を用いると好ましい。また光は $TiO_x$ を光触媒活性化させる波長の光であればよく、外光を用いて選択的に光照射を行っても構わない。

#### 【0040】

本工程は選択的に光照射を行うため、暗室、又は少なくとも光触媒活性化させる波長の光の波長が除去若しくは低減された反応部屋で行う。少なくとも装置自体の反応室を暗室、又は少なくとも光触媒活性化させる波長の光の波長が除去若しくは低減すればよい。

#### 【0041】

また導電体を形成する領域に、選択的に $TiO_x$ を形成することにより、全体に光を照射することができる。例えば、インクジェット法、所望の形状のメタルマスクを配置したスピンコーティング法等により選択的に $TiO_x$ を形成し、その後、ランプやレーザー光等を用いて全体に光を照射すればよい。その結果、選択的に形成された $TiO_x$ は親水性となる。

#### 【0042】

このように選択的に $TiO_x$ を形成すると、薄膜トランジスタや半導体装置形成後に、外光等からの光が照射され、 $TiO_x$ が不要に反応することを防止することができる。すな

わち、導電膜下以外に形成される  $TiO_2$ 、つまり配線の形成に不要な  $TiO_x$  を除去するため、導電膜をマスクとしたウェットエッチング法、又はドライエッチング法を用いなくて済む。

#### 【0043】

また全体に  $TiO_x$  を形成した後、保護膜を形成し、保護膜を選択的に除去し、光照射を行うことで、導電体を形成する所望の領域の  $TiO_x$  を親水性とすることもできる。保護膜を選択的に除去する手段としては、ドライエッチング、又はウェットエッチングを用いることができる。また一定のパワー以上で  $TiO_x$  を光触媒活性化させる波長の光の波長を有するレーザー光を用いたレーザアブレーションを用いて、保護膜を除去してもよい。この場合、保護膜の選択的な除去と、 $TiO_x$  の光触媒活性化を同時に行うことができる。その後、光触媒活性化させる波長を有する光が、 $TiO_x$  に照射されないようにするため、保護膜は一定のパワー以下であって、光触媒活性化させる波長の光を吸収、又は反射する材料を選択する。すなわち、外光に含まれる光触媒活性化させる波長の光が照射されることを考慮して保護膜を選択する。その結果、反応室の移動中や製品として使用する間において、 $TiO_x$  へ光触媒活性化させる波長の光が照射されることを防止できる。また保護膜として用いる材料は、膜厚を制御することにより、光触媒活性化させる光の波長を吸収、又は反射させることができる。更に、保護膜は複数の材料を積層して形成してもよい。その結果、光触媒活性化させる波長の光を広範囲に渡って、吸収又は反射させることができる。

#### 【0044】

このように、 $TiO_x$  を選択的に親水性とすることができる。親水性領域の幅は、所望の配線幅とすればよく、該光学系により光の照射領域を絞ればよい。

#### 【0045】

なお、吐出形成対象面への下地処理として  $TiO_x$  好ましくは  $TiO_2$  を形成し親水性にした後、吐出形成する導電体として  $Ag$ 、 $Cu$ 、 $Ag/Cu$  の積層を形成すると特に密着性の向上が図れる。

#### 【0046】

この処理は下地基板に限らず導電層の形成前後に行うことができる。

#### 【0047】

第3の方法として、ゲート電極等の被形成面に対してプラズマ処理を行う。例えばゲート電極の被形成面が下地膜である場合には、下地膜に対してプラズマ処理を行う。プラズマ処理は、ゲート電極の被形成面に対して非接触で行うとよい。

#### 【0048】

プラズマ処理は、空気、酸素又は窒素を処理ガスとして用い、圧力が数十  $Torr \sim 800 Torr$  ( $106400 Pa$ )、好ましくは  $700 Torr$  ( $93100 Pa$ )  $\sim 800 Torr$  (大気圧又は大気圧近傍の圧力) の状態で行う。またプラズマ処理の電源には RF 電源や AC 電源を用いることができる。例えば、AC 電源を用い、交流電圧  $100 V$ 、周波数  $13.56 MHz$  等の条件で印加し、パワーを変化させてプラズマを発生させる。このとき安定なプラズマを放電するため、電圧幅  $2 \sim 4 \mu sec$  間隔でパルスを印加する。このプラズマ処理を行う結果、アルコールや油等の液体に対して濡れ性の低い撥液性となるように表面改質が行われる。

その後、ドットの溶媒を除去する必要があるとき、焼成したり、乾燥させるため加熱処理を施す。具体的には、所定の温度、例えば  $200^\circ C \sim 300^\circ C$  で加熱すればよく、好ましくは酸素を有する雰囲気中で加熱処理を行う。このときゲート電極表面に凹凸が生じないように加熱温度を設定する。本実施の形態のように銀 ( $Ag$ ) を有するドットを用いる場合、酸素及び窒素を有する雰囲気中で加熱処理を行うと、溶媒中に含まれる接着剤等の熱硬化性樹脂などの有機物が分解されるため、有機物を含まない銀 ( $Ag$ ) を得ることができる。その結果、ゲート電極表面の平坦性を高め、比抵抗値を低くすることができる。

#### 【0049】

本実施の形態においては基板上に全体に  $TiO_2$  層を形成した後、保護膜 (図示しない

)を形成し、保護膜を選択的に除去し、光照射を行うことで、導電体を形成する所望の領域の $TiO_2$ 層を親水性にしている。 $TiO_2$ 層が親水性である領域は $TiO_2$ 層205、206、207で示している(図4(A))。

#### 【0050】

$TiO_2$ 層205、206、207上に、導電性材料を含む組成物を液滴吐出法により吐出して、ゲート配線層202、ゲート電極層203、容量配線層204を形成する(図4(B))。これらの層を形成する導電性材料としては、Ag(銀)、Au(金)、Cu(銅)、W(タングステン)、Al(アルミニウム)等の金属の粒子を主成分とした組成物を用いることができる。また、透光性を有するインジウム錫酸化物(ITO)、酸化珪素を含むインジウム錫酸化物(ITSO)を組み合わせても良い。特に、ゲート配線層は、低抵抗化することが好ましいので、比抵抗値を考慮して、金、銀、銅のいずれかの材料を溶媒に溶解又は分散させたものを用いることが好適であり、より好適には、低抵抗な銀、銅を用いるとよい。但し、銀、銅を用いる場合には、不純物対策のため、合わせてバリア膜を設けるとよい。溶媒は、酢酸ブチル等のエステル類、イソプロピルアルコール等のアルコール類、アセトン等の有機溶剤等に相当する。表面張力と粘度は、溶媒の濃度を調整したり、界面活性剤等を加えたりして適宜調整する。

#### 【0051】

液滴吐出法において用いるノズルの径は、 $0.02 \sim 100 \mu m$ (好適には $30 \mu m$ 以下)に設定し、該ノズルから吐出される組成物の吐出量は $0.001 pl \sim 100 pl$ (好適には $10 pl$ 以下)に設定することが好ましい。液滴吐出法には、オンデマンド型とコンティニュアス型の2つの方式があるが、どちらの方式を用いてもよい。さらに液滴吐出法において用いるノズルには、圧電体の電圧印加により変形する性質を利用した圧電方式、ノズル内に設けられたヒータにより組成物を沸騰させ該組成物を吐出する加熱方式があるが、そのどちらの方式を用いてもよい。被処理物とノズルの吐出口との距離は、所望の箇所に滴下するために、出来る限り近づけておくことが好ましく、好適には $0.1 \sim 3 mm$ (好適には $1 mm$ 以下)程度に設定する。ノズルと被処理物は、その相対的な距離を保ちながら、ノズル及び被処理物の一方が移動して、所望のパターンを描画する。また、組成物を吐出する前に、被処理物の表面にプラズマ処理を施してもよい。これは、プラズマ処理を施すと、被処理物の表面が親水性になったり、疎液性になったりすることを活用するためである。例えば、純水に対しては親水性になり、アルコールを溶媒したペーストに対しては疎液性になる。

#### 【0052】

組成物を吐出する工程は、減圧下で行っても良い。これは、組成物を吐出して被処理物に着弾するまでの間に、該組成物の溶媒が揮発し、後の乾燥と焼成の工程を省略又は短くすることができるためである。組成物の吐出後は、常圧下又は減圧下で、レーザ光の照射や瞬間熱アニール、加熱炉等により、乾燥と焼成の一方又は両方の工程を行う。乾燥と焼成の工程は、両工程とも加熱処理の工程であるが、例えば、乾燥は $100$ 度で3分間、焼成は $200 \sim 350$ 度で15分間 $\sim 120$ 分間で行うもので、その目的、温度と時間が異なるものである。乾燥と焼成の工程を良好に行うためには、基板を加熱しておいてもよく、そのときの温度は、基板等の材質に依存するが、 $100 \sim 800$ 度(好ましくは $200 \sim 350$ 度)とする。本工程により、組成物中の溶媒の揮発又は化学的に分散剤を除去し、周囲の樹脂が硬化収縮することで、融合と融着を加速する。雰囲気は、酸素雰囲気、窒素雰囲気又は空気で行う。但し、金属元素を分解又は分散している溶媒が除去されやすい酸素雰囲気下で行うことが好適である。

#### 【0053】

レーザ光の照射は、連続発振またはパルス発振の気体レーザ又は固体レーザを用いれば良い。前者の気体レーザとしては、エキシマレーザ、YAGレーザ等が挙げられ、後者の固体レーザとしては、Cr、Nd等がドーピングされたYAG、YVO<sub>4</sub>等の結晶を使ったレーザ等が挙げられる。なお、レーザ光の吸収率の関係から、連続発振のレーザを用いることが好ましい。また、パルス発振と連続発振を組み合わせた所謂ハイブリッドのレー

ザ照射方法を用いてもよい。但し、基板の耐熱性に依っては、レーザ光の照射による加熱処理は、数マイクロ秒から数十秒の間で瞬間に行うとよい。瞬間熱アニール (RTA) は、不活性ガスの雰囲気下で、紫外光乃至赤外光を照射する赤外ランプやハロゲンランプなどを用いて、急激に温度を上昇させ、数マイクロ秒から数分の間で瞬間的に熱を加えて行う。この処理は瞬間的に行うために、実質的に最表面の薄膜のみを加熱することができ、下層の膜には影響を与えないという利点がある。

#### 【0054】

次に、プラズマCVD法やスパッタリング法を用いて、ゲート絶縁層を単層又は積層構造で形成する (図4 (C) 参照。)。特に好ましい形態としては、窒化珪素からなる絶縁体層208、酸化珪素からなる絶縁体層209、窒化珪素からなる絶縁体層210の3層の積層体がゲート絶縁膜に相当する。なお、低い成膜温度でゲートリーク電流に少ない緻密な絶縁膜を形成するには、アルゴンなどの希ガス元素を反応ガスに含ませ、形成される絶縁膜中に混入させると良い。ゲート配線層202、ゲート電極層203及び容量配線層204に接する第1の層を窒化珪素若しくは窒化酸化珪素で形成することで、酸化による劣化を防止することができる。

#### 【0055】

次に、半導体層211を形成する。半導体層211は、シランやゲルマンに代表される半導体材料ガスを用いて気相成長法やスパッタリング法で作製されるAS、或いはSASで形成する。

#### 【0056】

プラズマCVD法を用いる場合、ASは半導体材料ガスである $\text{SiH}_4$ 若しくは $\text{SiH}_4$ と $\text{H}_2$ の混合気体を用いて形成する。SASは、 $\text{SiH}_4$ を $\text{H}_2$ で3倍～1000倍に希釈して混合気体、若しくは $\text{Si}_2\text{H}_6$ と $\text{GeF}_4$ のガス流量比を $\text{Si}_2\text{H}_6$ 対 $\text{GeF}_4$ を20～40対0.9で希釈すると、Siの組成比が80%以上であるSASを得ることができる。特に、後者の場合は下地との界面から結晶性を半導体層211に持たせることが出来るため好ましい。

#### 【0057】

半導体層211上には、絶縁体層212をプラズマCVD法やスパッタリング法で形成する。この絶縁体層212は、後の工程で示すように、ゲート電極層と相対して半導体層611上に残存させて、チャネル保護層とするものである。界面の清浄性を確保して、有機物や金属物、水蒸気などの不純物で半導体層211が汚染されることを防ぐ効果を得るために、緻密な膜で形成することが好ましい。グロー放電分解法においても、珪化物気体をアルゴンなどの珪化物気体で100倍～500倍に希釈して形成された窒化珪素膜は、100℃以下の成膜温度でも緻密な膜を形成可能であり好ましい。さらに必要があれば絶縁膜を積層して形成してもよい。

#### 【0058】

これでの工程において、以上、絶縁体層208から絶縁体層212までは大気に触れさせることなく連続して形成することが可能である。すなわち、大気成分や大気中に浮遊する汚染不純物元素に汚染されることなく各積層界面を形成することができるので、TFTの特性のばらつきを低減することができる。

#### 【0059】

次に、絶縁体層212上であって、ゲート電極層203と相対する位置に、組成物を選択的に吐出して、マスク213を形成する (図4 (C) 参照。)。マスク213は、エポキシ樹脂、アクリル樹脂、フェノール樹脂、ノボラック樹脂、アクリル樹脂、メラミン樹脂、ウレタン樹脂等の樹脂材料を用いる。また、ベンゾシクロブテン、パリレン、フレア、透過性を有するポリイミドなどの有機材料、シロキサン系ポリマー等の重合によってできた化合物材料、水溶性ホモポリマーと水溶性共重合体を含む組成物材料等を用いて液滴吐出法で形成する。或いは、感光剤を含む市販のレジスト材料を用いてもよく、例えば、代表的なポジ型レジストである、ノボラック樹脂と感光剤であるナフトキノンジアジド化合物、ネガ型レジストであるベース樹脂、ジフェニルシランジオール及び酸発生剤などを

用いてもよい。いずれの材料を用いるとしても、その表面張力と粘度は、溶媒の濃度を調整したり、界面活性剤等を加えたりして適宜調整する。

#### 【0060】

マスク 213 を利用して、絶縁体層 212 をエッチングして、チャネル保護層として機能する絶縁体層 214 を形成する。マスク 213 を除去して、半導体層 211 及び絶縁体層 214 上に n 型の半導体層 215 を形成する (図 4 (C) 参照。)。n 型の半導体層 215 は、シランガスとフォスフィンガスを用いて形成すれば良く、AS 若しくは SAS で形成することができる。その後、次に、半導体層 215 上に、マスク 216 を液滴吐出法で形成する。このマスク 216 を利用して、n 型の半導体層 215 及び半導体層 211 をエッチングして半導体層 217 と一導電型を有する半導体層 218 を形成する (図 5 (A) 参照。)。なお、図 5 (A) は縦断面構造を模式的に示し、A-B 及び C-D に対応する平面構造を図 14 に示すので同時に参照する。

#### 【0061】

続いて、マスク 216 を除去後、導電性材料を含む組成物を選択的に吐出して、ソース及びドレイン配線層 219、220 を液滴吐出法で形成する (図 5 (A) 参照。)。また、図 5 (B) は縦断面構造を模式的に示し、A-B 及び C-D に対応する平面構造を図 15 に示す。図 15 で示すように、基板 100 の一端から延びる信号配線 201 も形成する。これはソース及びドレイン配線層 619 と電氣的に接続するように配設する。この配線層を形成する導電性材料としては、Ag (銀)、Au (金)、Cu (銅)、W (タングステン)、Al (アルミニウム) 等の金属の粒子を主成分とした組成物を用いることができる。また、透光性を有するインジウム錫酸化物 (ITO)、インジウム錫酸化物と酸化珪素からなる ITSO、有機インジウム、有機スズ、酸化亜鉛、窒化チタンなどを組み合わせても良い。

#### 【0062】

次に、ソース及びドレイン配線層 619、620 をマスクとして、絶縁体層 214 上の n 型の半導体層 218 をエッチングして、ソース及びドレイン領域を形成する n 型の半導体層 221、222 を形成する (図 5 (C) 参照。)。

#### 【0063】

続いて、ソース及びドレイン配線層 220 と電氣的に接続するように、導電性材料を含む組成物を選択的に吐出して、画素電極に相当する画素電極層 224 を形成する。画素電極層 224 は、透過型の液晶表示パネルを作製する場合には、インジウム錫酸化物 (ITO)、酸化珪素を含むインジウム錫酸化物 (ITSO)、酸化亜鉛 (ZnO)、酸化スズ (SnO<sub>2</sub>) などを含む組成物により所定のパターンを形成し、焼成によって画素電極を形成しても良い。また、反射型の液晶表示パネルを作製する場合には、Ag (銀)、Au (金)、Cu (銅)、W (タングステン)、Al (アルミニウム) 等の金属の粒子を主成分とした組成物を用いることができる。他の方法としては、スパッタリング法により透明導電膜若しくは光反射性の導電膜を形成して、液滴吐出法によりマスクパターンを形成し、エッチング加工を組み合わせる画素電極層を形成しても良い (図 6 (A) 参照。)。なお、図 6 (A) は縦断面構造を模式的に示し、A-B 及び C-D に対応する平面構造を図 16 に示すので同時に参照することができる。

#### 【0064】

以上の工程により、基板 100 上にボトムゲート型 (逆スタガ型ともいう。) の TFT と画素電極が接続された液晶表示パネル用の TFT 基板 200 が完成する。

#### 【0065】

次に、画素電極層 224 を覆うように、印刷法やスピンコート法により、配向膜と呼ばれる絶縁体層 225 を形成する。なお、絶縁体層 225 は、スクリーン印刷法やオフセット印刷法を用いれば、図示するように選択的に形成することができる。その後、ラビングを行う。続いて、シール材 226 を液滴吐出法により画素を形成した周辺の領域に形成する (図 6 (B) 参照。)。

#### 【0066】



その後、配向膜として機能する絶縁体層 227、対向電極として機能する導電体層 228 が設けられた対向基板 229 と TFT 基板 200 とをスペーサを介して貼り合わせ、その空隙に液晶層を設けることにより液晶表示パネルを作製することができる（図 6（C）参照）。シール材 226 にはフィラーが混入されていても良く、さらに対向基板 229 には、カラーフィルタや遮蔽膜（ブラックマトリクス）などが形成されていても良い。なお、液晶層を形成する方法として、ディスペンサ式（滴下式）や、対向基板 229 を貼り合わせてから毛細管現象を用いて液晶を注入するディップ式（汲み上げ式）を用いることができる。

#### 【0067】

ディスペンサ方式を採用した液晶滴下注入法は、シール材 226 で閉ループを形成し、その中に液晶を 1 回若しくは複数回滴下する。続いて、真空中で基板を貼り合わせ、その後紫外線硬化を行って、液晶が充填された状態とする。

#### 【0068】

次に、大気圧又は大気圧近傍下で、酸素ガスを用いたアッシング処理により 231 に示す領域の絶縁体層 208～210 を除去する（図 7（A）参照）。この処理は、酸素ガスと、水素、 $CF_4$ 、 $NF_3$ 、 $H_2O$ 、 $CHF_3$  から選択された一つ又は複数とを用いて行う。本工程では、静電気による損傷や破壊を防止するために、対向基板を用いて封止した後、アッシング処理を行っているが、静電気による影響が少ない場合には、どのタイミングで行っても構わない。

#### 【0069】

続いて、異方性導電体層を介して、ゲート配線層 202 が電氣的に接続するように、接続用の配線基板 232 を設ける。配線基板 232 は、外部からの信号や電位を伝達する役目を担う。上記工程を経て、チャネル保護型のスイッチング用 TFT 233 と容量素子 234 を含む液晶表示パネルが完成する。容量素子 234 は、容量配線層 204 とゲート絶縁層と画素電極層 224 とで形成される。

#### 【0070】

以上示したように、本実施の形態では、フォトリソを利用した光露光工程を用いないことにより、工程を省略することができる。また、液滴吐出法を用いて基板上に直接的に各種のパターンを形成することにより、1 辺が 1000 mm を超える第 5 世代以降のガラス基板を用いても、容易に液晶表示パネルを製造することができる。

#### 【0071】

（第 2 の実施の形態）

第 1 の実施の形態では、画素電極層 224 とソース及びドレイン配線層 220 とが直接コンタクトを形成する構成について示したが、他の形態として、この両者の間に絶縁層を介在させても良い。

#### 【0072】

この場合には、図 5（C）までの工程が終了したら、保護膜として機能する絶縁体層 240 を形成する（図 8（A）参照）。この保護膜は、窒化珪素や酸化珪素の被膜をスパッタリング法やプラズマ CVD 法で形成したものを適用すれば良い。絶縁体層 240 に開口部 241 を形成する必要があるが、該開口部 241 を介して、ソース及びドレイン配線層 220 と画素電極層 224 を電氣的に接続させる（図 8（B）参照）。なお、開口部 241 の形成時には、後に接続端子を貼り付けるために必要な開口部 242 も同時に形成するとよい。

#### 【0073】

開口部 241、242 の形成方法は特に限定されないが、例えば、大気圧のプラズマエッチングにより、選択的に開孔を開けることもできるし、液滴吐出法によりマスクを形成した後、ウェットエッチング処理を行っても良い。また、液滴吐出法により無機シロキサン若しくは有機シロキサン系の被膜を形成して絶縁体層 240 とすれば、開孔を形成する工程は省略可能である。

#### 【0074】

以上の様にして、図 9 に示す液晶表示パネルが完成する。

#### 【0075】

(第 3 の実施の形態)

第 3 の実施の形態として、チャネルエッチ型の薄膜トランジスタの作製方法について説明する。

#### 【0076】

基板 100 上に、導電性材料を含む組成物を液滴吐出法により吐出して、ゲート配線層 202、ゲート電極層 203、容量配線層 204 を形成する。次に、プラズマ CVD 法やスパッタリング法を用いて、ゲート絶縁層を単層又は積層構造で形成する。特に好ましい形態としては、窒化珪素からなる絶縁体層 208、酸化珪素からなる絶縁体層 209、窒化珪素からなる絶縁体層 210 の 3 層の積層体がゲート絶縁膜に相当する。さらに、活性層として機能する半導体層 211 まで形成する。以上の工程は第 1 の実施の形態と同様である。

#### 【0077】

半導体層 211 上に、n 型の半導体層 301 を形成する (図 10 (A) 参照。)。次に、半導体層 301 上に、組成物を選択的に吐出してマスク 302 を形成する。続いて、マスク 302 を利用して、半導体層 211 と n 型の半導体層 301 を同時にエッチングして、半導体層 303 と n 型の半導体層 304 を形成する。その後、半導体層 304 上に、導電性材料を含む組成物を吐出して、ソース及びドレイン配線層 305、306 を形成する (図 10 (B) 参照。)。

#### 【0078】

次に、ソース及びドレイン配線層 305、306 をマスクとして、n 型の半導体層 304 をエッチングして、半導体層 307、308 を形成する。この際、半導体層 303 も少しエッチングされて、半導体層 309 が形成される。続いて、ソース及びドレイン配線層 306 と電氣的に接続するように、導電性材料を含む組成物を吐出して、画素電極層 310 を形成する (図 10 (C) 参照。)。

#### 【0079】

次に、配向膜として機能する絶縁体層 311 を形成する。続いて、シール材 312 を形成し、該シール材 312 を用いて、基板 100 と、対向電極 314 と配向膜 313 が形成された基板 315 を貼り合わせる。その後、基板 100 と基板 315 の間に液晶層 316 を形成する。次に、接続端子 317 を貼り付ける領域を大気圧又は大気圧近傍下でエッチングして露出させ、該接続端子 317 を貼り付けたら、表示機能を有する液晶表示パネルを作製することができる (図 11 参照。)。

#### 【0080】

(第 4 の実施の形態)

第 4 の実施の形態では実施の形態 1 及び 2 とは異なり画素電極上にドレイン配線が重なる構成のチャネル保護型の薄膜トランジスタを有する液晶表示装置の作製方法について図 29 を用いて説明する。

#### 【0081】

第 1 の実施の形態で説明したように下地処理を行った基板 100 上に導電性材料を含む組成物を液滴吐出法により吐出して、ゲート電極層 203、容量配線層 204 を形成する。ここでの基板 100 の下地処理としては、まず基板 100 上にスパッタ法又は CVD 法により成膜した Ti 膜 1100 をオープンで焼成し  $TiO_2$  を形成する。その後、導電体を液滴吐出法により吐出形成する領域に選択的に光照射し活性化領域 1101 を形成する。

#### 【0082】

次に、プラズマ CVD 法やスパッタリング法を用いて、ゲート絶縁層を単層又は積層構造で形成する。ここでは、窒化珪素からなる絶縁体層 208、酸化珪素からなる絶縁体層 209 の 2 層の積層体がゲート絶縁膜に相当する。もちろん実施の形態 1 のように窒化珪素、酸化珪素を組み合わせて 3 層の積層体を用いても良い。その後、導電性材料を含む組成物を吐出して画素電極 9001 を形成する (図 29 (A))。画素電極 9001 は、液滴



吐出法を用いて、インジウム錫酸化物 (ITO)、酸化珪素を含むインジウム錫酸化物 (ITSO)、酸化亜鉛 (ZnO)、酸化スズ (SnO<sub>2</sub>) などを含む組成物により所定のパターンを形成し、焼成によって画素電極を形成しても良い。

#### 【0083】

また、好ましくは、スパッタリング法によりインジウム錫酸化物 (ITO)、酸化珪素を含むインジウム錫酸化物 (ITSO)、酸化亜鉛 (ZnO) などで形成する。より好ましくは、ITOに酸化珪素が2～10重量%含まれたターゲットを用いてスパッタリング法で酸化珪素を含む酸化インジウムスズを用いても良い。

#### 【0084】

続いて活性層として機能する半導体層9002を形成する(図29(B))。半導体層は非晶質半導体を結晶化させた多結晶半導体若しくはSAS等を用いることができる。その後ゲート電極層203に概略重なるように実施の形態1で示した方法を用いて半導体層9002上にチャネル保護層となる絶縁体214を形成する。(図29(C))。その後シランとフォスフィンガスを用いてCVD法によりn型の半導体層9003を形成し(図29(D))、さらに半導体層をパターンニングするマスク216を液滴吐出法で形成する(図30(A))。

#### 【0085】

続いてマスク216を用いてn型半導体層9003及び半導体層9002をエッチングしパターンニングする。これにより画素電極9001と分離される(図30(B))。その後、導電性材料を含む組成物を液滴吐出法により選択的に吐出し、ソース及びドレイン配線層9004、9005を形成しn型半導体層9003と画素電極9001を導通させる(図30(C))。この際ソース及びドレイン配線の密着性を向上させるため、基板の下地処理に用いたようにn型半導体層9003上に下地処理をしてから導電性材料を含む組成物を液滴吐出することにより密着性の有るソースおよびドレイン配線を形成することができる。導電性材料を含む組成物としては、Ag、Cuを含むものを用いることができ、これらの単層若しくはAg/Cuの積層構造の配線を形成しても良い。

#### 【0086】

続いてソース及びドレイン配線層9004、9005をマスクとしてn型半導体層9003をエッチングする(図30(D))。以上の工程を経て液晶パネル用のTFT基板を形成することができる。この液晶パネル用のTFT基板の上面図を図37に示す。図30(D)に示した液晶パネル用のTFT基板は点線CD間の断面図を表しているものである。

#### 【0087】

なお図29(C)を用いて説明したチャネル保護層となる絶縁体214を設けずにソース及びドレイン配線層9004、9005をマスクにエッチングし、n型半導体層9003を分離し、そのまま半導体層の途中までエッチングすることで図31のような液晶パネル用TFT基板を形成することができる。

#### 【0088】

続いて、第1の実施の形態と同様に、配向膜として機能する絶縁体層、対向電極として機能する導電体層が設けられた基板と本実施の形態で作製したTFT基板をスペーサを介して貼り合わせ、その空間に液晶材料を封入して液晶パネルを形成することができる。

#### 【0089】

本実施の形態は液晶表示装置の作製において、液滴吐出法を用いて導電体を形成する前後のいずれか一つの工程において吐出先に第1の実施の形態で示したような密着性を向上させる前処理を行うことを特徴としている。

#### 【0090】

(第5の実施の形態)

第5の実施の形態ではn型半導体層が直接及びドレイン配線を介して画素電極と導通している薄膜トランジスタを有する液晶表示装置の作製方法を説明する。

#### 【0091】

第1の実施の形態で説明したように、ゲート電極層203、容量配線層204、絶縁体層

208、絶縁体層209を形成した後、半導体層9101を形成する(図32(A))。これらは、もちろん実施の形態1で示したような下地前処理を行ってから液滴吐出法により形成しても良い。その後半導体層9101をパターンニングするためのマスク216を液滴吐出法により吐出して形成し(図32(B))、マスク216を用いて半導体層9101をパターンニングする(図32(B))。続いてマスクを除去し、N型半導体層9102を形成する(図32(C))。その後、導電性材料を含む組成物を液滴吐出法により吐出してソース及びドレイン配線9103、9104を形成する(図32(D))。続いてソース及びドレイン配線9103、9104を用いてn型半導体層9102の分離及びパターンニングを行う(図33(A))。続いてドレイン配線層9004と接するように液滴吐出法により導電性材料を含む組成物を吐出し画素電極9102を形成する(図33(B))。画素電極9001は、液滴吐出法を用いて、インジウム錫酸化物(ITO)、酸化珪素を含むインジウム錫酸化物(ITSO)、酸化亜鉛(ZnO)、酸化スズ(SnO<sub>2</sub>)などを含む組成物により所定のパターンを形成し、焼成によって画素電極を形成しても良い。

#### 【0092】

続いて実施の形態1と同様に配向膜として機能する絶縁体層、対向電極として機能する導電体層が設けられた基板と本実施の形態で作製したTFT基板をスペーサを介して貼り合わせ、その空間に液晶材料を封入して液晶パネルを形成することができる。

#### 【0093】

本実施の形態は液晶表示装置の作製において、液滴吐出法を用いて導電体を形成する前後のいずれか一つの工程において吐出先に第1の実施の形態で示したような密着性を向上させる前処理を行うことを特徴としている。

#### 【0094】

(第6の実施の形態)

第6の実施の形態として、順スタガ型の薄膜トランジスタを有する液晶表示装置の作製方法を説明する。

#### 【0095】

第1の実施の形態で説明したように下地処理を行った基板上に導電性材料を含む組成物を液滴吐出法により吐出して、ソース及びドレイン配線層9201、9202を形成する(図34(A))。その後、導電性材料を含む組成物を吐出して画素電極9203を形成する(図34(B))。画素電極形成する際、第1の実施の形態で示した基板の下地処理と同様な方法をドレイン配線9202または基板100上に施すことで密着性良く形成することができる。その後n型半導体層9204を形成し(図34(C))続いてn型半導体層9204をパターンニングするマスク9205を液滴吐出法により吐出して形成する(図33(D))。このマスクを用いてn型半導体層9204の分離及びパターンニングを行う(図34(E))。半導体膜9206及びゲート絶縁膜9207、9208を2層形成する(図34(F)、(G))。もちろんゲート絶縁膜は第1の実施の形態のように3層構造でも良い。その後n型半導体層が分離された上部に位置するゲート絶縁膜9208上に導電性材料を含む組成物を吐出して画素電極9209を形成する(図34(H))。続いて半導体層9206をパターンニングするマスク9210を液滴吐出法により形成し(図34(I))、ゲート絶縁膜9208、9209及び半導体層9206をエッチングしパターンニングする。

その後、導電性材料を含む組成物を吐出して画素電極9203を形成する(図34(J))。

#### 【0096】

以上の工程を経て液晶パネル用のTFT基板を形成することができる。この液晶パネル用のTFT基板の上面図を図38に示す。図34(J)に示した液晶パネル用のTFT基板は点線CD間の断面図を表しているものである。

#### 【0097】

続いて実施の形態1と同様に配向膜として機能する絶縁体層、対向電極として機能する導

電体層が設けられた基板と本実施の形態で作製したTFT基板をスペーサを介して貼り合わせ、その空間に液晶材料を封入して液晶パネルを形成することができる。

#### 【0098】

本実施の形態は液晶表示装置の作製において、液滴吐出法を用いて導電体を形成する前後のいずれか一つの工程において吐出先に第1の実施の形態で示したような密着性を向上させる前処理を行うことを特徴としている。

#### 【0099】

(第7の実施の形態)

第7の実施の形態として、第6の実施の形態として、ドレイン配線が画素電極に被さった構造の順スタガ型の薄膜トランジスタを有する液晶表示装置の作製方法を説明する。

#### 【0100】

第1の実施の形態で説明したように下地処理を行った基板上に導電性材料を含む組成物を液滴吐出法により吐出して、画素電極を形成する(図35(A))。同様にソース及びドレイン配線層9201、9202を形成する(図35(B))。ドレイン電極が画素電極に一部重なるように、選択的に形成する。その後、n型半導体層を形成し、n型半導体層を分離しパターニングするマスク9205を液滴吐出法により形成する。(図35(D))導電性材料を含む組成物を吐出して画素電極9203を形成する(図35(C))。このマスクを用いてn型半導体層9304の分離及びパターニングを行う(図34(D))。その後半導体層9306及びゲート絶縁膜9307、9308を2層形成する(図35(F)、(G))。もちろんゲート絶縁膜は第1の実施の形態のように3層構造でも良い。その後n型半導体層が分離された上部に位置するゲート絶縁膜9308上に導電性材料を含む組成物を吐出してゲート電極9209を形成する(図35(H))。続いて半導体層9206をパターニングするマスク9210を液滴吐出法により形成し(図34(I))、ゲート絶縁膜9307、9308及び半導体層9306をエッチングしパターニングし、液晶用TFT基板が形成される(図35(J))。

#### 【0101】

以上の工程を経て液晶パネル用のTFT基板を形成することができる。この液晶パネル用のTFT基板の上面図を図39に示す。図35(J)に示した液晶パネル用のTFT基板は点線CD間の断面図を表しているものである。

#### 【0102】

続いて実施の形態1と同様に配向膜として機能する絶縁体層、対向電極として機能する導電体層が設けられた基板と本実施の形態で作製したTFT基板をスペーサを介して貼り合わせ、その空間に液晶材料を封入して液晶パネルを形成することができる。

#### 【0103】

本実施の形態は液晶表示装置の作製において、液滴吐出法を用いて導電体を形成する前後のいずれか一つの工程において吐出先に第1の実施の形態で示したような密着性を向上させる前処理を行うことを特徴としている。

#### 【0104】

(第8の実施の形態)

第7の実施の形態及び第8の実施の形態において説明した作製方法においてn型半導体を設けずに作製した液晶表示装置用のTFT基板の断面図を図36(A)、(B)に示す。

#### 【0105】

図36(A)に示す液晶表示用TFT基板を作製するには図34(C)(D)(E)を用いて説明した工程が省略することができ液晶表示装置の作製工程の簡略化が図れる。

#### 【0106】

図36(B)に示す液晶表示用TFT基板を作製するには図35(C)(D)(E)を用いて説明した工程が省略することができ液晶表示装置の作製工程の簡略化が図れる。

#### 【実施例1】

#### 【0107】

第1の実施の形態、第2の実施の形態、第3の実施の形態、第4の実施の形態、第5、

第6の実施の形態、第7の実施の形態及び第8の実施の形態によって作製される液晶表示パネルにおいて、半導体層をSASで形成することによって、図3で説明したように、走査線側の駆動回路を基板100上に形成することができる。

#### 【0108】

図20は、 $1 \sim 15 \text{ cm}^2/\text{V} \cdot \text{sec}$ の電界効果移動度を得られるSASを使ったnチャネル型のTF Tで構成する走査線側駆動回路のブロック図を示している。

#### 【0109】

図20において500で示すブロックが1段分のサンプリングパルスを出力するパルス出力回路に相当し、シフトレジスタはn個のパルス出力回路により構成される。501はバッファ回路であり、その先に画素502（図7の画素102に相当する。）が接続される。

#### 【0110】

図21は、パルス出力回路500の具体的な構成を示したものであり、nチャネル型のTF T 601～612で回路が構成されている。このとき、SASを使ったnチャネル型のTF Tの動作特性を考慮して、TF Tのサイズを決定すれば良い。例えば、チャネル長を $8 \mu\text{m}$ とすると、チャネル幅は $10 \sim 80 \mu\text{m}$ の範囲で設定することができる。

#### 【0111】

また、バッファ回路501の具体的な構成を図22に示す。バッファ回路も同様にnチャネル型のTF T 620～636で構成されている。このとき、SASを使ったnチャネル型のTF Tの動作特性を考慮して、TF Tのサイズを決定すれば良い。例えば、チャネル長を $10 \mu\text{m}$ とすると、チャネル幅は $10 \sim 1800 \mu\text{m}$ の範囲で設定することとなる。

#### 【0112】

このような回路を実現するには、TF T相互を配線によって接続する必要があり、その場合における配線の構成例を図12に示す。図12では、第1の実施の形態と同様に、ゲート電極層203、ゲート絶縁層（窒化珪素からなる絶縁体層208、酸化珪素からなる絶縁体層209、窒化珪素からなる絶縁体層210の3層の積層体）、SASで形成される半導体層217、チャネル保護層を形成する絶縁体層214、ソース及びドレインを形成するn型の半導体層222、223、ソース及びドレイン配線層219、220が形成された状態を示している。この場合、基板100上には、ゲート電極層203と同じ工程で接続配線層232、233、234を形成しておく。そして、接続配線層232、233、234が露出するようにゲート絶縁層の一部をエッチング加工して、ソース及びドレイン配線層219、220及びそれと同じ工程で形成する接続配線層235により適宜TF Tを接続することにより様々な回路を実現することができる。

#### 【実施例2】

##### 【0113】

図26は走査線側入力端子部と信号線側入力端子部とに保護ダイオードを設けた一態様について図26を参照して説明する。図26において画素102にはTF T 260が設けられている。このTF Tは第1の実施の形態と同様な構成を有している。

##### 【0114】

信号線側入力端子部には、保護ダイオード261と262が設けられている。この保護ダイオードは、TF T 261と同様な工程で作製され、ゲートとドレイン若しくはソースの一方とを接続することによりダイオードとして動作させている。図26で示す上面図の等価回路図を図27に示している。

##### 【0115】

保護ダイオード261は、ゲート電極層250、半導体層251、チャネル保護用の絶縁層252、配線層253から成っている。TF T 262も同様な構造である。この保護ダイオードと接続する共通電位線254、255はゲート電極層と同じ層で形成している。従って、配線層253と電氣的に接続するには、ゲート絶縁層にコンタクトホールを形成する必要がある。

**【0116】**

ゲート絶縁層へのコンタクトホールは、液滴吐出法によりマスク層を形成し、エッチング加工すれば良い。この場合、大気圧放電のエッチング加工を適用すれば、局所的な放電加工も可能であり、基板の全面にマスク層を形成する必要はない。

**【0117】**

保護ダイオード261若しくは262は、TFT260におけるソース及びドレイン配線層219と同じ層で形成され、それに接続している信号配線層256とソース又はドレイン側が接続する構造となっている。

**【0118】**

走査信号線側の入力端子部も同様な構成である。このように、本発明によれば、入力段に設けられる保護ダイオードを同時に形成することができる。なお、保護ダイオードを挿入する位置は、本実施の形態のみに限定されず、図3で説明したように、駆動回路と画素との間に設けることもできる。

**【実施例3】****【0119】**

次に、第1の実施の形態、第2の実施の形態、第3の実施の形態、第4の実施の形態、第5、第6の実施の形態、第7の実施の形態及び第8の実施の形態によって作製される液晶表示パネルに駆動用のドライバ回路を実装する態様について、図17～図19を参照して説明する。

**【0120】**

まず、COG方式を採用した表示装置について、図17を用いて説明する。基板1001上には、文字や画像などの情報を表示する画素部1002、走査側の駆動回路1003、1004が設けられる。複数の駆動回路が設けられた基板1005、1008は、矩形状に分断され、分断後の駆動回路（以下ドライバICと表記）は、基板1001上に実装される。図14（A）は複数のドライバIC1007、該ドライバIC1007の先にテープ1006を実装する形態を示す。図14（B）はドライバIC1010、該ドライバIC1010の先にテープ1009を実装する形態を示す。

**【0121】**

次に、TAB方式を採用した表示装置について、図18を用いて説明する。基板1001上には、画素部1002、走査側の駆動回路1003、1004が設けられる。図18（A）は基板1001上に複数のテープ1006を貼り付けて、該テープ1006にドライバIC1007を実装する形態を示す。図18（B）は基板1001上にテープ1009を貼り付けて、該テープ1009にドライバIC1010を実装する形態を示す。後者を採用する場合には、強度の問題から、ドライバIC1010を固定する金属片等を一緒に貼り付けるとよい。

**【0122】**

これらの液晶表示パネルに実装されるドライバICは、生産性を向上させる観点から、一辺が300mmから1000mm以上の矩形形状の基板1005、1008上に複数個作り込むとよい。

**【0123】**

つまり、基板1006、1008上に駆動回路部と入出力端子を一つのユニットとする回路パターンを複数個形成し、最後に分割して取り出せばよい。ドライバICの長辺の長さは、画素部の一辺の長さや画素ピッチを考慮して、図17（A）、図18（A）に示すように、長辺が15～80mm、短辺が1～6mmの矩形形状に形成してもよいし、図17（B）、図18（B）に示すように、画素領域1002の一辺、又は画素部1002の一辺と各駆動回路1003、1004の一辺とを足した長さに形成してもよい。

**【0124】**

ドライバICのICチップに対する外形寸法の優位性は長辺の長さであり、長辺が15～80mmで形成されたドライバICを用いると、画素部1002に対応して実装するのに必要な数がICチップを用いる場合よりも少なく済み、製造上の歩留まりを向上させ

ることができる。また、ガラス基板上にドライバICを形成すると、母体として用いる基板の形状に限定されないで生産性を損なうことがない。これは、円形のシリコンウエハからICチップを取り出す場合と比較すると、大きな優位点である。

#### 【0125】

図17(A)及び(B)、図18(A)及び(B)において、画素領域1002の外側の領域には、駆動回路が形成されたドライバIC1007、1008又は1009が実装される。これらのドライバIC1007~1009は、信号線側の駆動回路である。RGBフルカラーに対応した画素領域を形成するためには、XGAクラスで信号線の本数が3072本必要であり、UXGAクラスでは4800本が必要となる。このような本数で形成された信号線は、画素領域1002の端部で数ブロック毎に区分して引出線を形成し、ドライバIC1007~1009の出力端子のピッチに合わせて集められる。

#### 【0126】

ドライバICは、基板上に形成された結晶質半導体により形成されることが好適であり、該結晶質半導体は連続発光のレーザ光を照射することで形成されることが好適である。従って、当該レーザ光を発生させる発振器としては、連続発光の固体レーザ又は気体レーザを用いる。連続発光のレーザを用いると、結晶欠陥が少なく、大粒径の多結晶半導体層を用いて、トランジスタを作成することが可能となる。また移動度や応答速度が良好なために高速駆動が可能で、従来よりも素子の動作周波数を向上させることができ、特性バラツキが少ないために高い信頼性を得ることができる。なお、さらなる動作周波数の向上を目的として、トランジスタのチャネル長方向とレーザ光の走査方向と一致させるとよい。これは、連続発光レーザによるレーザ結晶化工程では、トランジスタのチャネル長方向とレーザ光の基板に対する走査方向とが概ね並行（好ましくは $-30^{\circ} \sim 30^{\circ}$ ）であるときに、最も高い移動度が得られるためである。なおチャネル長方向とは、チャネル形成領域において、電流が流れる方向、換言すると電荷が移動する方向と一致する。このように作製したトランジスタは、結晶粒がチャネル方向に延在する多結晶半導体層によって構成される活性層を有し、このことは結晶粒界が概ねチャネル方向に沿って形成されていることを意味する。

#### 【0127】

レーザ結晶化を行うには、レーザ光の大幅な絞り込みを行うことが好ましく、そのビームスポットの幅は、ドライバICの短辺の同じ幅の1~3mm程度とすることがよい。また、被照射体に対して、十分に且つ効率的なエネルギー密度を確保するために、レーザ光の照射領域は、線状であることが好ましい。但し、ここでいう線状とは、厳密な意味で線を意味しているのではなく、アスペクト比の大きい長方形もしくは長楕円形を意味する。例えば、アスペクト比が2以上（好ましくは10~10000）のものを指す。このように、レーザ光のビームスポットの幅をドライバICの短辺と同じ長さとするすることで、生産性を向上させた表示装置の作製方法を提供することができる。

#### 【0128】

図17、図18では、走査線駆動回路は画素部と共に一体形成し、信号線駆動回路としてドライバICを実装した形態を示した。しかしながら、本発明はこの形態に限定されず、走査線駆動回路及び信号線駆動回路の両方として、ドライバICを実装してもよい。その場合には、走査線側と信号線側で用いるドライバICの仕様を異なるものにするとい

。

#### 【0129】

画素領域1002は、信号線と走査線が交差してマトリクスを形成し、各交差部に対応してトランジスタが配置される。本発明は、画素領域1002に配置されるトランジスタとして、非晶質半導体又はセミアモルファス半導体をチャネル部としたTFTを用いることを特徴とする。非晶質半導体は、プラズマCVD法やスパッタリング法等の方法により形成する。セミアモルファス半導体は、プラズマCVD法で300℃以下の温度で形成することが可能であり、例えば、外寸550×650mmの無アルカリガラス基板であっても、トランジスタを形成するのに必要な膜厚を短時間で形成するという特徴を有する。この



ような製造技術の特徴は、大画面の表示装置を作製する上で有効である。また、セミアモルファス TFT は、SAS でチャネル形成領域を構成することにより  $2 \sim 10 \text{ cm}^2/\text{V} \cdot \text{sec}$  の電界効果移動度を得ることができる。従って、この TFT を画素のスイッチング用素子や、走査線側の駆動回路を構成する素子として用いることができる。従って、システムオンパネル化を実現した液晶表示パネルを作製することができる。

#### 【0130】

なお、図 17、図 18 では、第 3 の実施の形態に従い、半導体層を SAS で形成した TFT を用いることにより、走査線側駆動回路も基板上に一体形成することを前提として示している。半導体層を AS で形成した TFT を用いる場合には、走査線側駆動回路及び信号線側駆動回路の両方をドライバ IC を実装してもよい。

#### 【0131】

その場合には、走査線側と信号線側で用いるドライバ IC の仕様を異なるものにすることが好適である。例えば、走査線側のドライバ IC を構成するトランジスタには 30 V 程度の耐圧が要求されるものの、駆動周波数は 100 kHz 以下であり、比較的高速動作は要求されない。従って、走査線側のドライバを構成するトランジスタのチャネル長 (L) は十分大きく設定することが好適である。一方、信号線側のドライバ IC のトランジスタには、12 V 程度の耐圧があれば十分であるが、駆動周波数は 3 V にて 65 MHz 程度であり、高速動作が要求される。そのため、ドライバを構成するトランジスタのチャネル長などはミクロンルールで設定することが好適である。

#### 【0132】

図 19 はドライバ IC を COG で実装する構成を示し、図 2 で示す液晶表示パネルの場合に相当する場合を示している。図 19 (A) は TFT 基板 200 に、ドライバ IC 106 が異方性導電材を用いて実装された構造を示す。TFT 基板 200 上には画素領域 101、信号線側入力端子 104 (走査線入力端子 103 であっても同様である。) を有している。対向基板 229 はシール材 226 で TFT 基板 200 と接着されており、その間に液晶層 230 が形成されている。

#### 【0133】

信号線側入力端子 104 には、FPC 812 が異方性導電材で接着されている。異方性導電材は樹脂 815 と表面に Au などがメッキされた数十～数百  $\mu\text{m}$  径の導電性粒子 814 から成り、導電性粒子 814 により信号線側入力端子 104 と FPC 812 に形成された配線 813 とが電氣的に接続される。ドライバ IC 106 も、異方性導電材で TFT 基板 200 に接着され、樹脂 811 中に混入された導電性粒子 810 により、ドライバ IC 106 に設けられた入出力端子 809 と信号線側入力端子 104 と電氣的に接続される。

#### 【0134】

また、図 19 (B) で示すように、TFT 基板 200 にドライバ IC 106 を接着材 816 で固定して、Au ワイヤ 817 によりドライバ IC の入出力端子と引出線または接続配線とを接続しても良い。そして封止樹脂 818 で封止する。なお、ドライバ IC の実装方法は、特に限定されるものではなく、公知の COG 方法やワイヤボンディング方法、或いは TAB 方法を用いることができる。

#### 【0135】

ドライバ IC の厚さは、対向基板と同じ厚さとすることで、両者の間の高さはほぼ同じものとなり、表示装置全体としての薄型化に寄与する。また、それぞれの基板を同じ材質のもので作製することにより、この表示装置に温度変化が生じても熱応力が発生することなく、TFT で作製された回路の特性を損なうことはない。その他にも、本実施形態で示すように IC チップよりも長尺のドライバ IC で駆動回路を実装することにより、1 つの画素領域に対して、実装されるドライバ IC の個数を減らすことができる。

#### 【0136】

以上のようにして、液晶表示パネルに駆動回路を組み入れることができる。

#### 【実施例 4】

#### 【0137】

実施例 3 により作製される液晶表示パネルによって、液晶テレビ受像機を完成させることができる。図 23 は液晶テレビ受像機の主要な構成を示すブロック図を示している。液晶表示パネルには、図 1 で示すような構成として画素部 401 のみが形成されて走査線側駆動回路 403 と信号線側駆動回路 402 とが TAB 方式により実装される場合と、図 2 に示すような構成として画素部 401 とその周辺に走査線側駆動回路 403 と信号線側駆動回路 402 とが COG 方式により実装される場合と、図 3 に示すように SAS で TFT を形成し、画素部 401 と走査線側駆動回路 403 を基板上に一体形成し信号線側駆動回路 402 を別途ドライバ IC として実装する場合などがあるが、どのような形態としても良い。

#### 【0138】

その他の外部回路の構成として、映像信号の入力側では、チューナ 404 で受信した信号のうち、映像信号を増幅する映像信号増幅回路 405 と、そこから出力される信号を赤、緑、青の各色に対応した色信号に変換する映像信号処理回路と、その映像信号をドライバ IC の入力仕様に変換するためのコントロール回路 407 などからなっている。コントロール回路 407 は、走査線側と信号線側にそれぞれ信号が出力する。デジタル駆動する場合には、信号線側に信号分割回路 408 を設け、入力デジタル信号を m 個に分割して供給する構成としても良い。

#### 【0139】

チューナ 404 で受信した信号のうち、音声信号は、音声信号増幅回路 409 に送られ、その出力は音声信号処理回路 410 を経てスピーカ 413 に供給される。制御回路 411 は受信局（受信周波数）や音量の制御情報を入力部 412 から受け、チューナ 404 や音声信号処理回路 410 に信号を送出する。

#### 【0140】

図 24 は液晶表示モジュールの一例であり、TFT 基板 200 と対向基板 229 がシール材 226 により固着され、その間に画素部 101 と液晶層 230 が設けられ表示領域を形成している。着色層 250 はカラー表示を行う場合に必要であり、RGB 方式の場合は、赤、緑、青の各色に対応した着色層が各画素に対応して設けられている。TFT 基板 200 と対向基板 229 の外側には偏光板 251、252 が配設されている。光源は冷陰極管 258 と導光板 259 により構成され、回路基板 257 は、フレキシブル配線基板 256 により TFT 基板 200 と接続され、コントロール回路や電源回路などの外部回路が組み込まれている。

#### 【0141】

図 25 この液晶表示モジュールを筐体 2301 に組みこんでテレビ受像機を完成させた状態を示している。液晶表示モジュールにより表示画面 2303 が形成され、その他付属設備としてスピーカ 2304、操作スイッチ 2305 などが備えられている。このように、本発明によりテレビ受像機を完成させることができる。

#### 【0142】

勿論、本発明はテレビ受像機に限定されず、パーソナルコンピュータのモニタをはじめ、鉄道の駅や空港などにおける情報表示盤や、街頭における広告表示盤など特に大面積の表示媒体として様々な用途に適用することができる。

#### 【図面の簡単な説明】

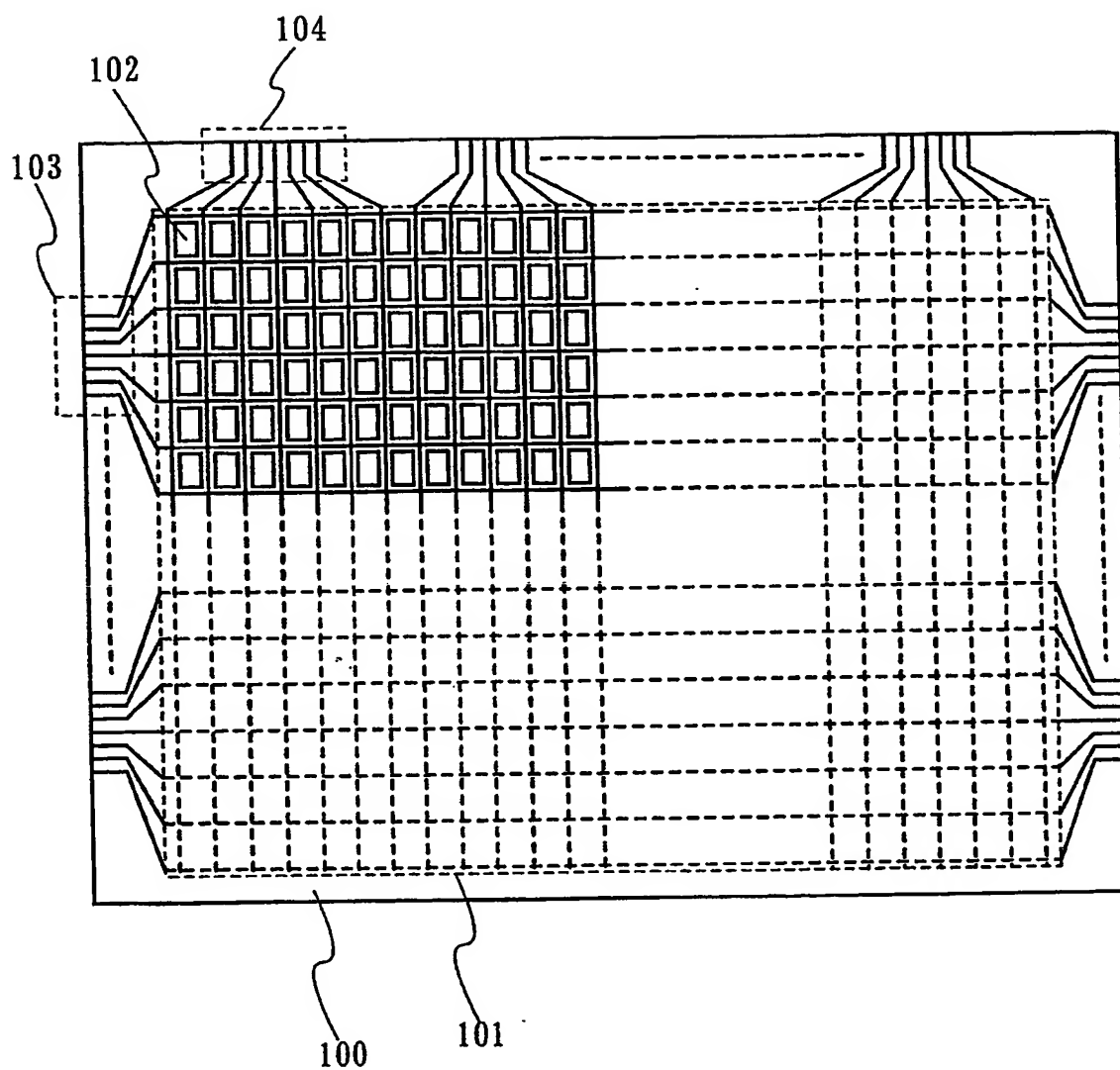
#### 【0143】

- 【図 1】 本発明の液晶表示パネルの構成を説明する上面図である。
- 【図 2】 本発明の液晶表示パネルの構成を説明する上面図である。
- 【図 3】 本発明の液晶表示パネルの構成を説明する上面図である。
- 【図 4】 本発明の液層表示装置の作製方法を説明する断面図である。
- 【図 5】 本発明の液層表示装置の作製方法を説明する断面図である。
- 【図 6】 本発明の液層表示装置の作製方法を説明する断面図である。
- 【図 7】 本発明の液層表示装置の作製方法を説明する断面図である。
- 【図 8】 本発明の液層表示装置の作製方法を説明する断面図である。

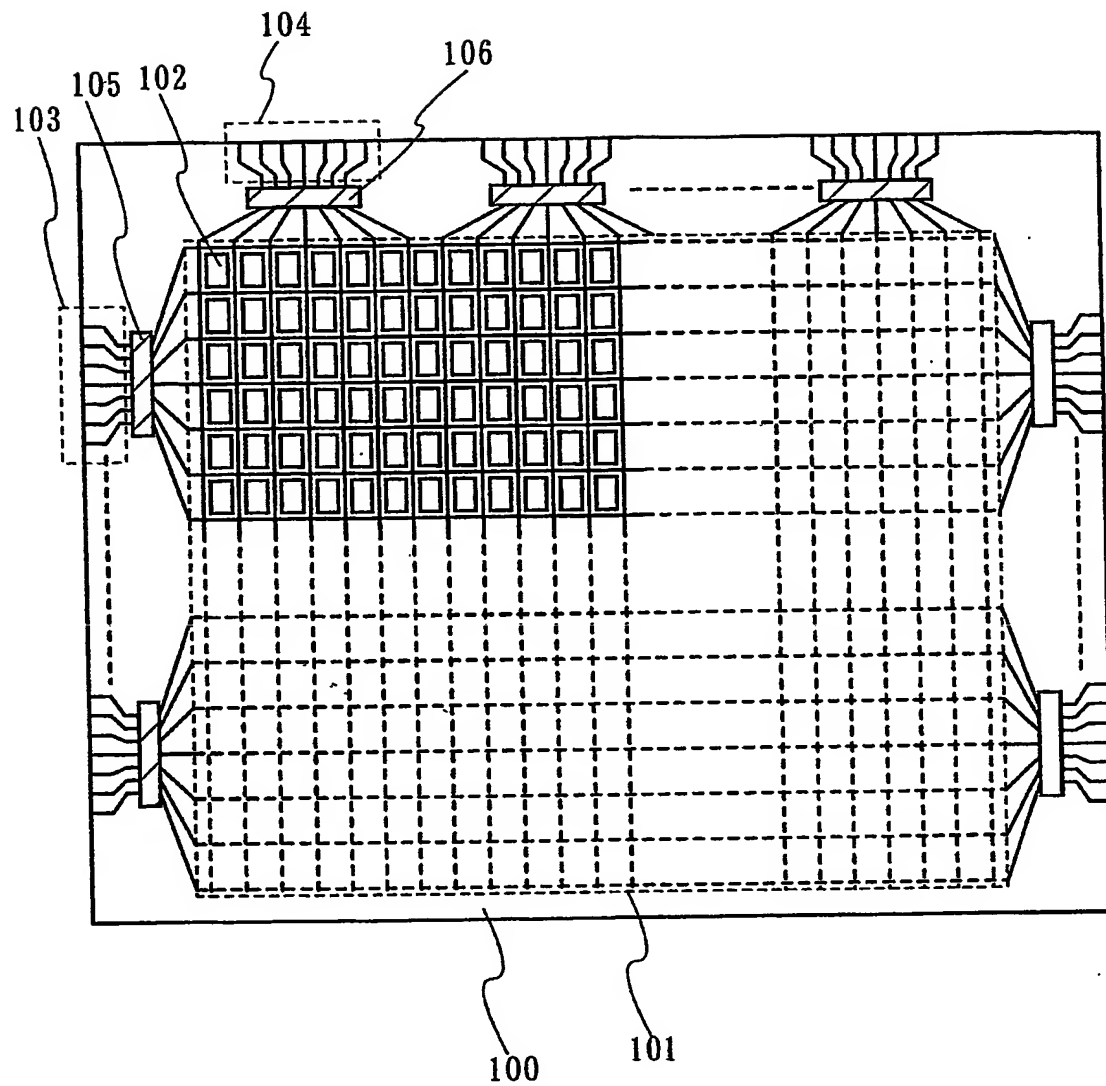


- 【図 9】本発明の液層表示装置の作製方法を説明する断面図である。
- 【図 10】本発明の液晶表示装置の作製方法を説明する断面図である。
- 【図 11】本発明の液晶表示装置の作製方法を説明する断面図である。
- 【図 12】本発明の液晶表示装置の作製方法を説明する断面図である。
- 【図 13】本発明の液晶表示装置の作製方法を説明する上面図である。
- 【図 14】本発明の液晶表示装置の作製方法を説明する上面図である。
- 【図 15】本発明の液晶表示装置の作製方法を説明する上面図である。
- 【図 16】本発明の液晶表示装置の作製方法を説明する上面図である。
- 【図 17】本発明の液晶表示装置の駆動回路の実装方法（COG方式）を説明する図である。
- 【図 18】本発明の液晶表示装置の駆動回路の実装方法（TAB方式）を説明する図である。
- 【図 19】本発明の液晶表示装置の駆動回路の実装方法（COG方式）を説明する図である。
- 【図 20】本発明の液晶表示装置において走査線側駆動回路をTFTで形成する場合の回路構成を説明する図である。
- 【図 21】本発明の液晶表示装置において走査線側駆動回路をTFTで形成する場合の回路構成を説明する図である（シフトレジスタ回路）。
- 【図 22】本発明の液晶表示装置において走査線側駆動回路をTFTで形成する場合の回路構成を説明する図である（バッファ回路）。
- 【図 23】本発明の液晶テレビ受像機の主要な構成を示すブロック図である。
- 【図 24】本発明の液晶表示モジュールの構成を説明する図である。
- 【図 25】本発明により完成するテレビ受像機の構成を説明する図である。
- 【図 26】本発明の液晶表示装置を説明する上面図である。
- 【図 27】図 26 で説明する液晶表示装置の等価回路図である。
- 【図 28】本発明に適用することのできる液滴吐出装置の構成を説明する図である。
- 【図 29】本発明の液晶表示装置の作製方法を説明する断面図である。
- 【図 30】本発明の液晶表示装置の作製方法を説明する断面図である。
- 【図 31】本発明の液晶表示装置の作製方法を説明する断面図である。
- 【図 32】本発明の液晶表示装置の作製方法を説明する断面図である。
- 【図 33】本発明の液晶表示装置の作製方法を説明する断面図である。
- 【図 34】本発明の液晶表示装置の作製方法を説明する断面図である。
- 【図 35】本発明の液晶表示装置の作製方法を説明する断面図である。
- 【図 36】本発明の液晶表示装置の作製方法を説明する断面図である。
- 【図 37】本発明の液晶表示装置の作製方法を説明する上面図である。
- 【図 38】本発明の液晶表示装置の作製方法を説明する上面図である。
- 【図 39】本発明の液晶表示装置の作製方法を説明する上面図である。

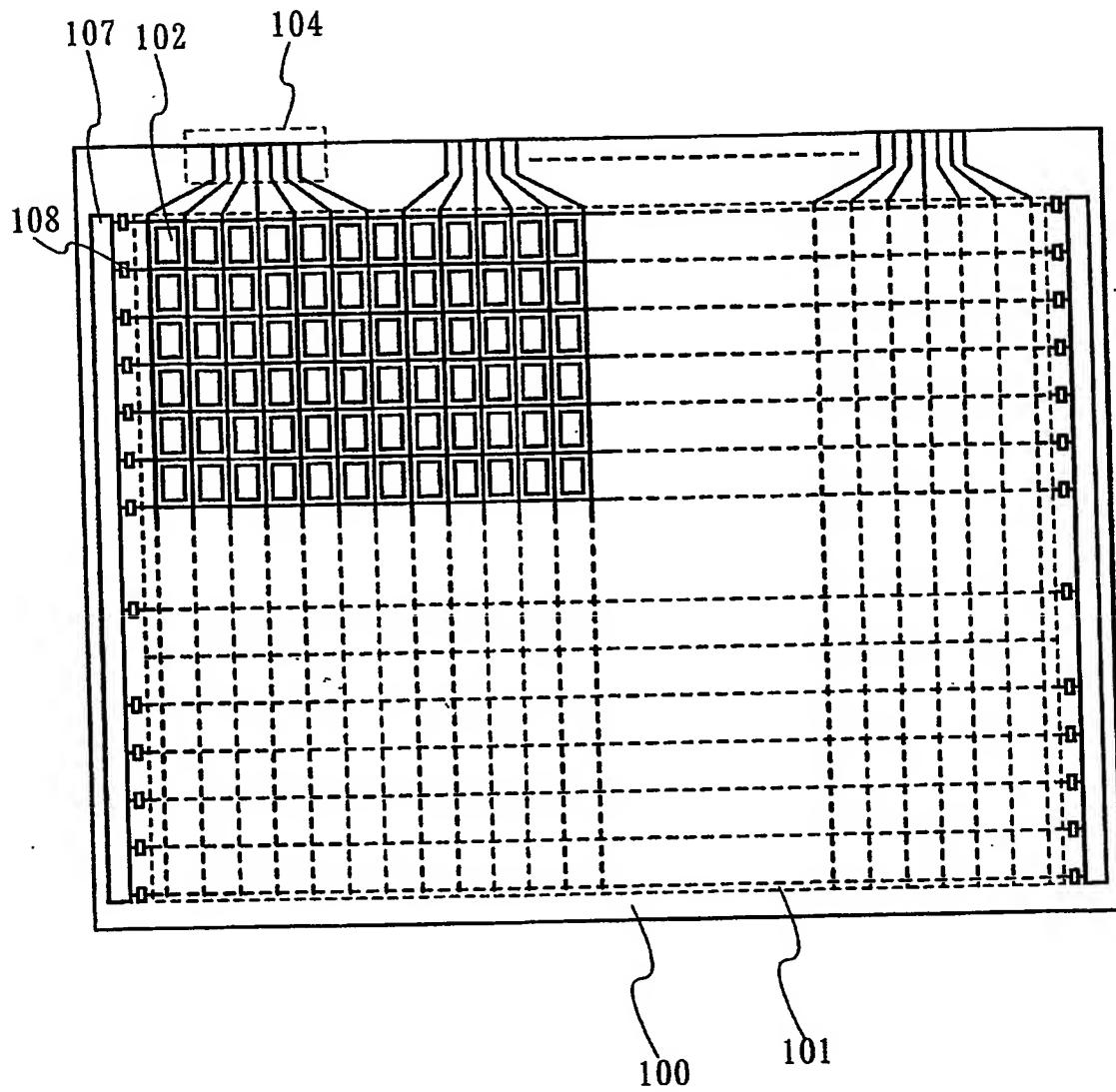
【書類名】 図面  
【図 1】



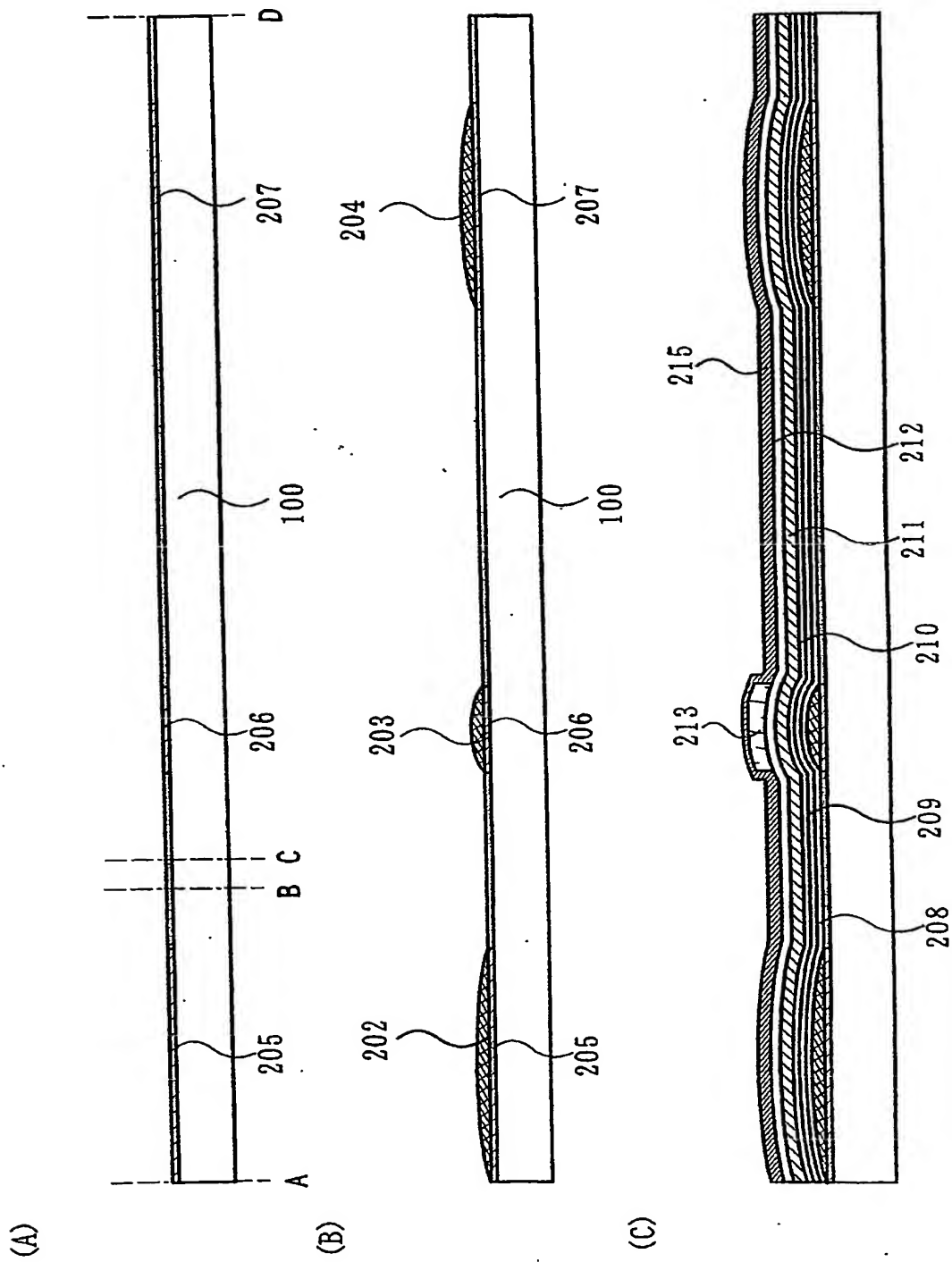
【図 2】



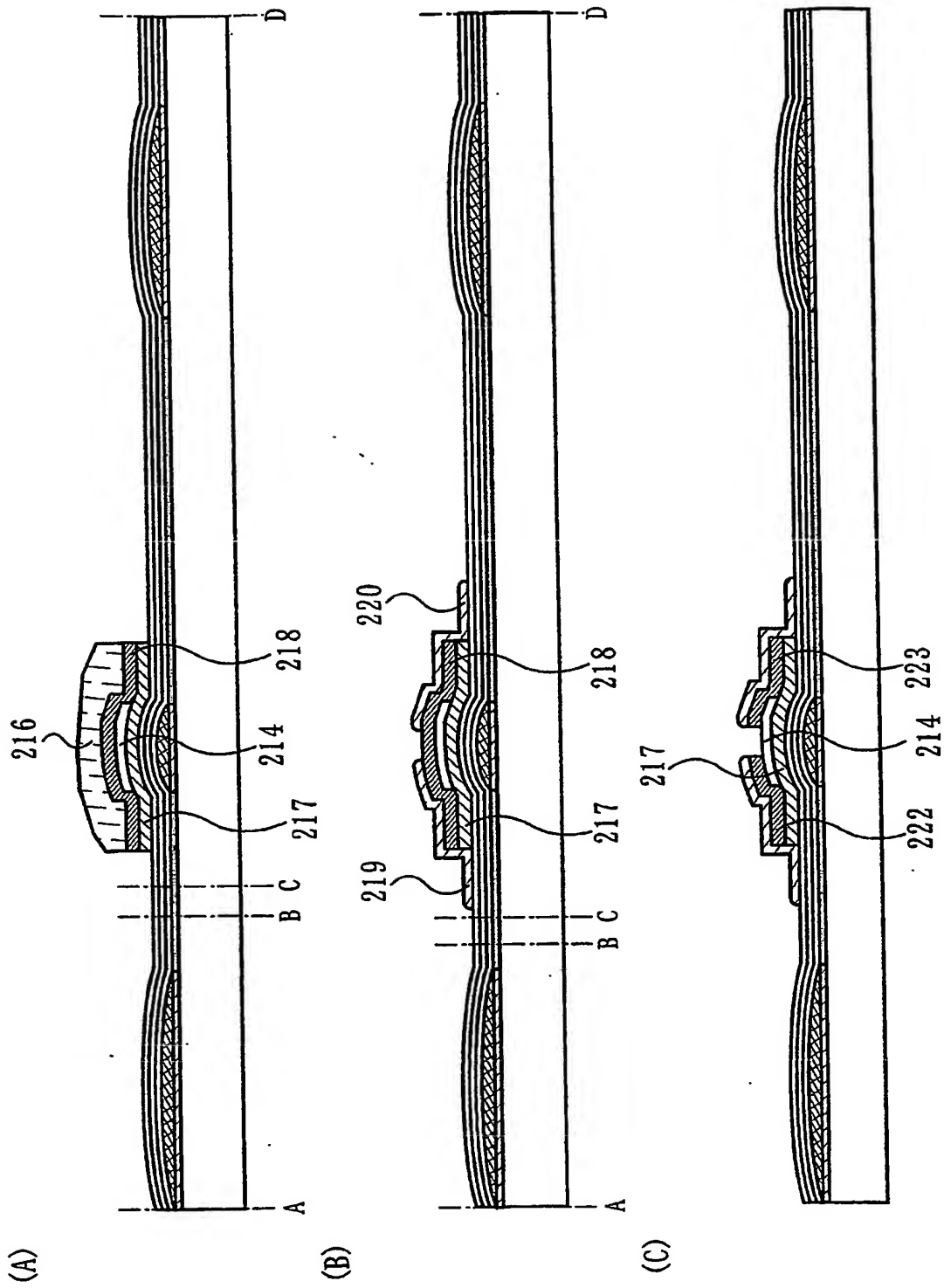
【図 3】



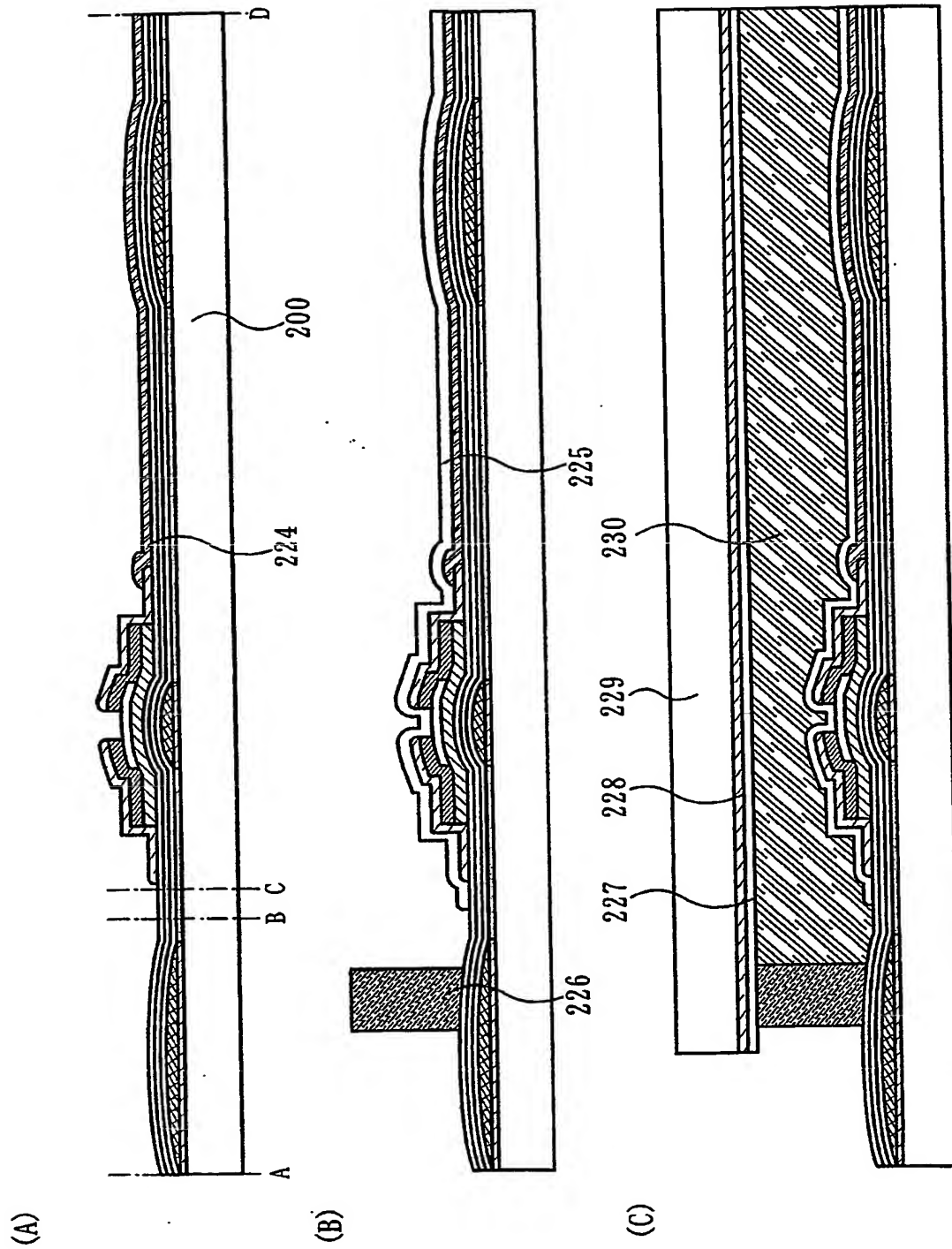
【図 4】



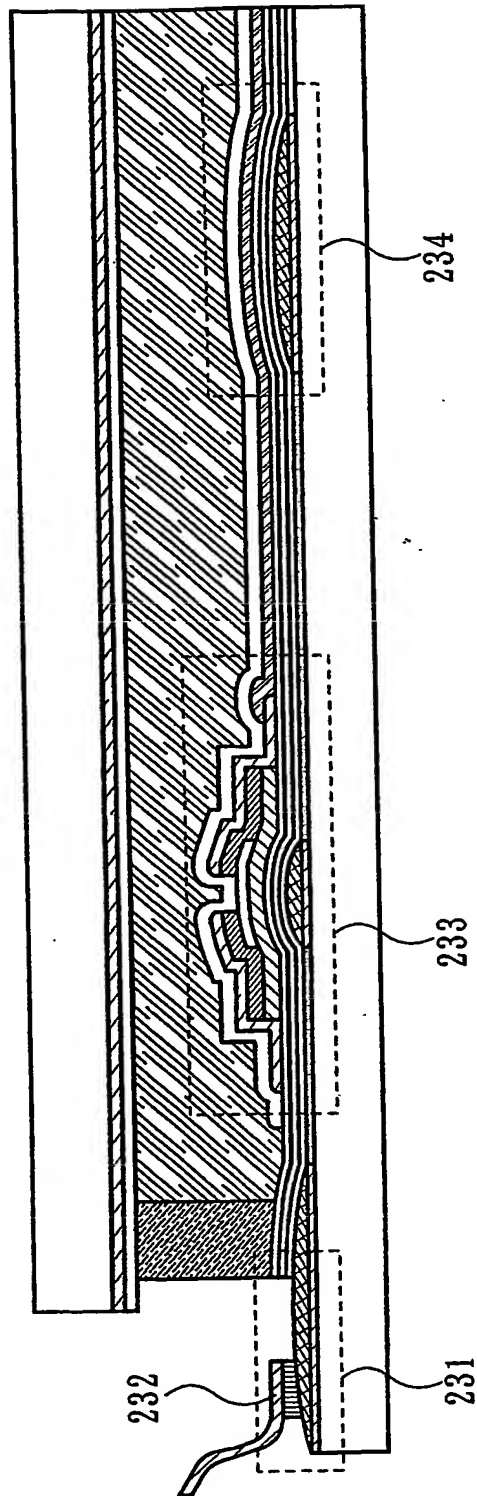
【図 5】



【図 6】

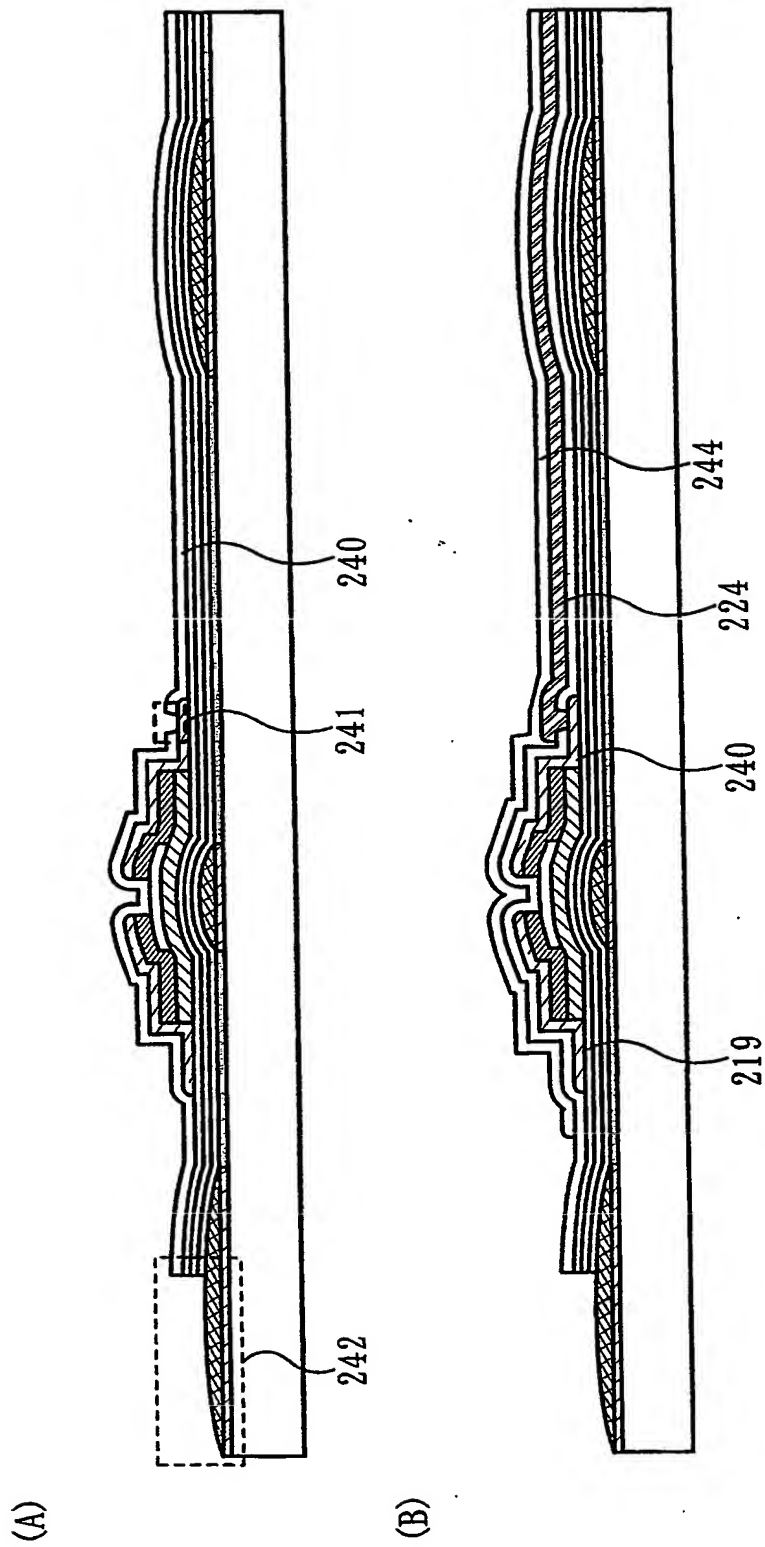


【図 7】

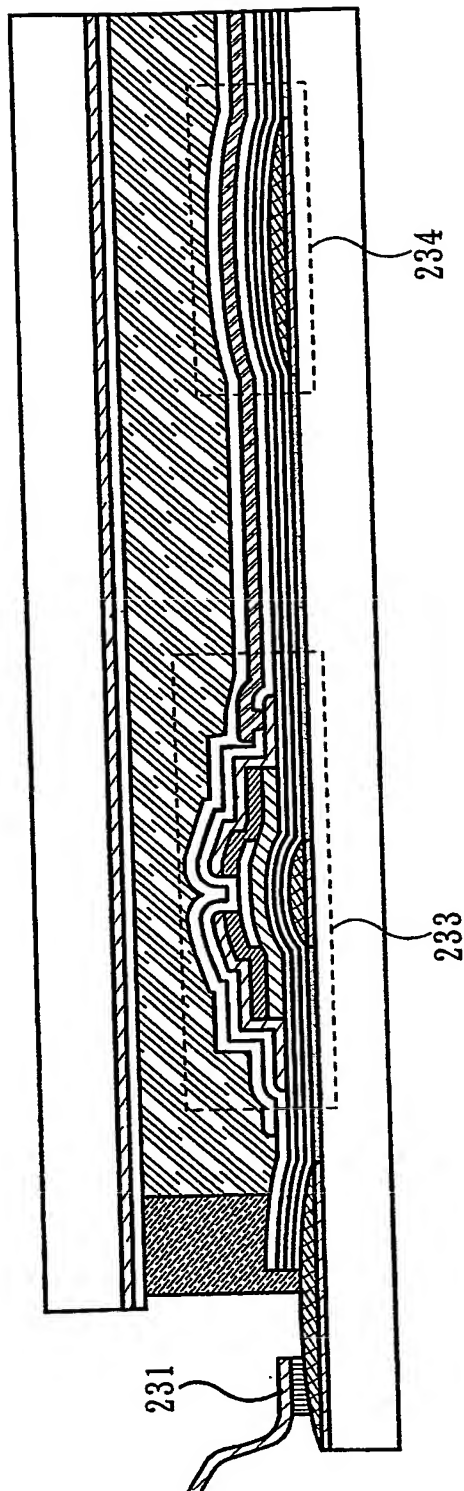




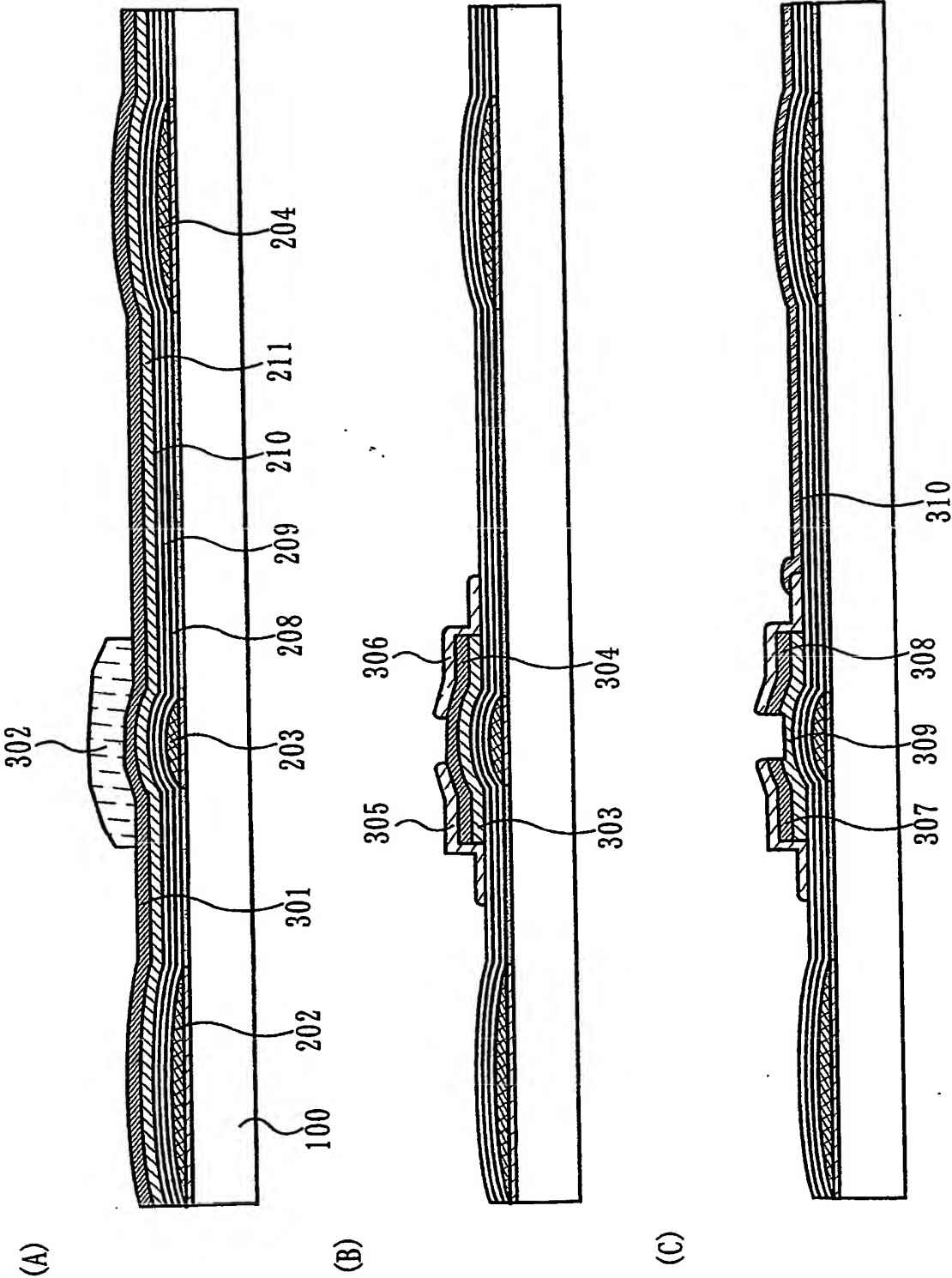
【図 8】



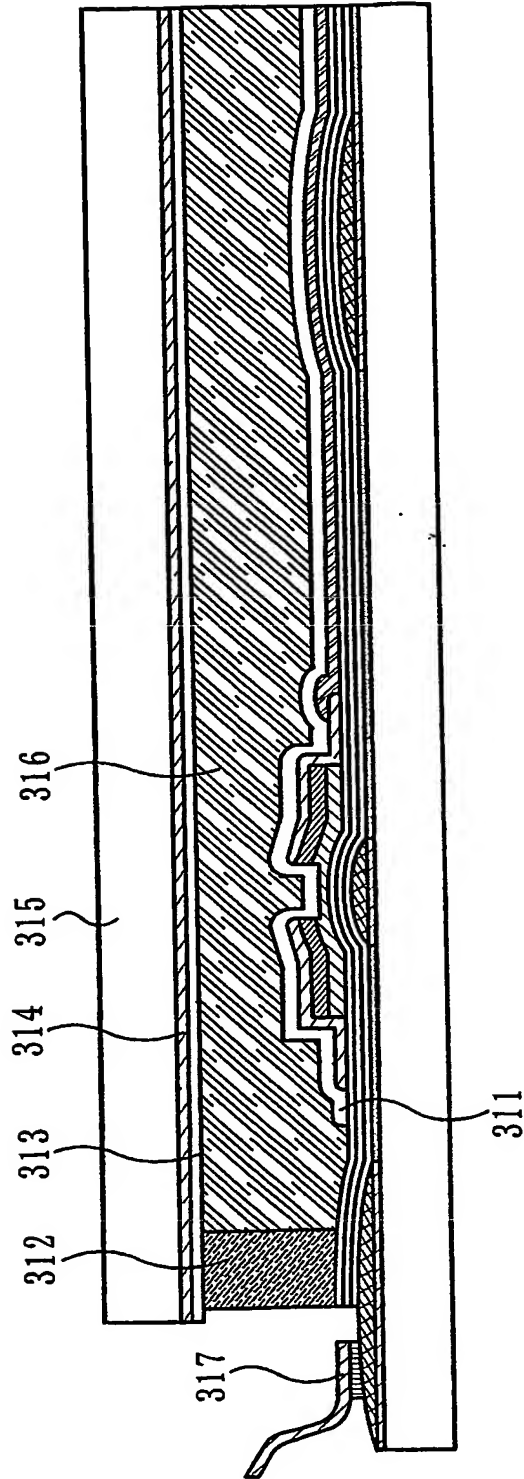
【図 9】



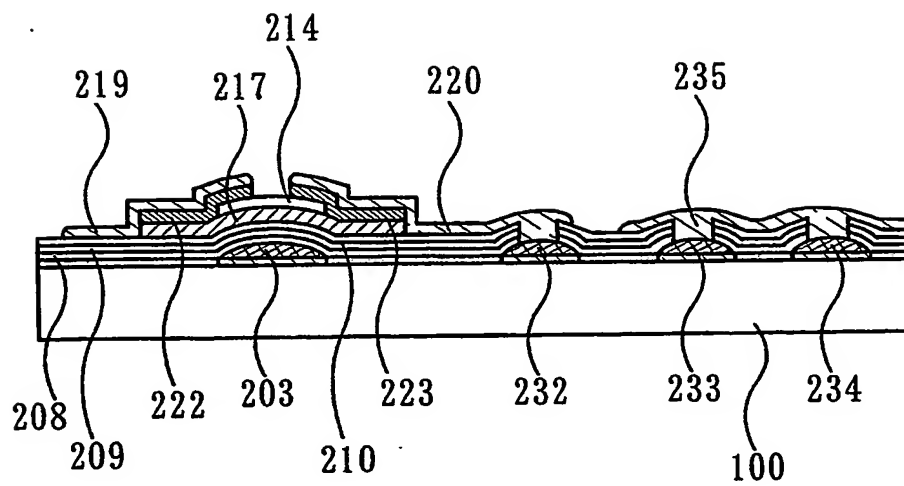
【図 10】



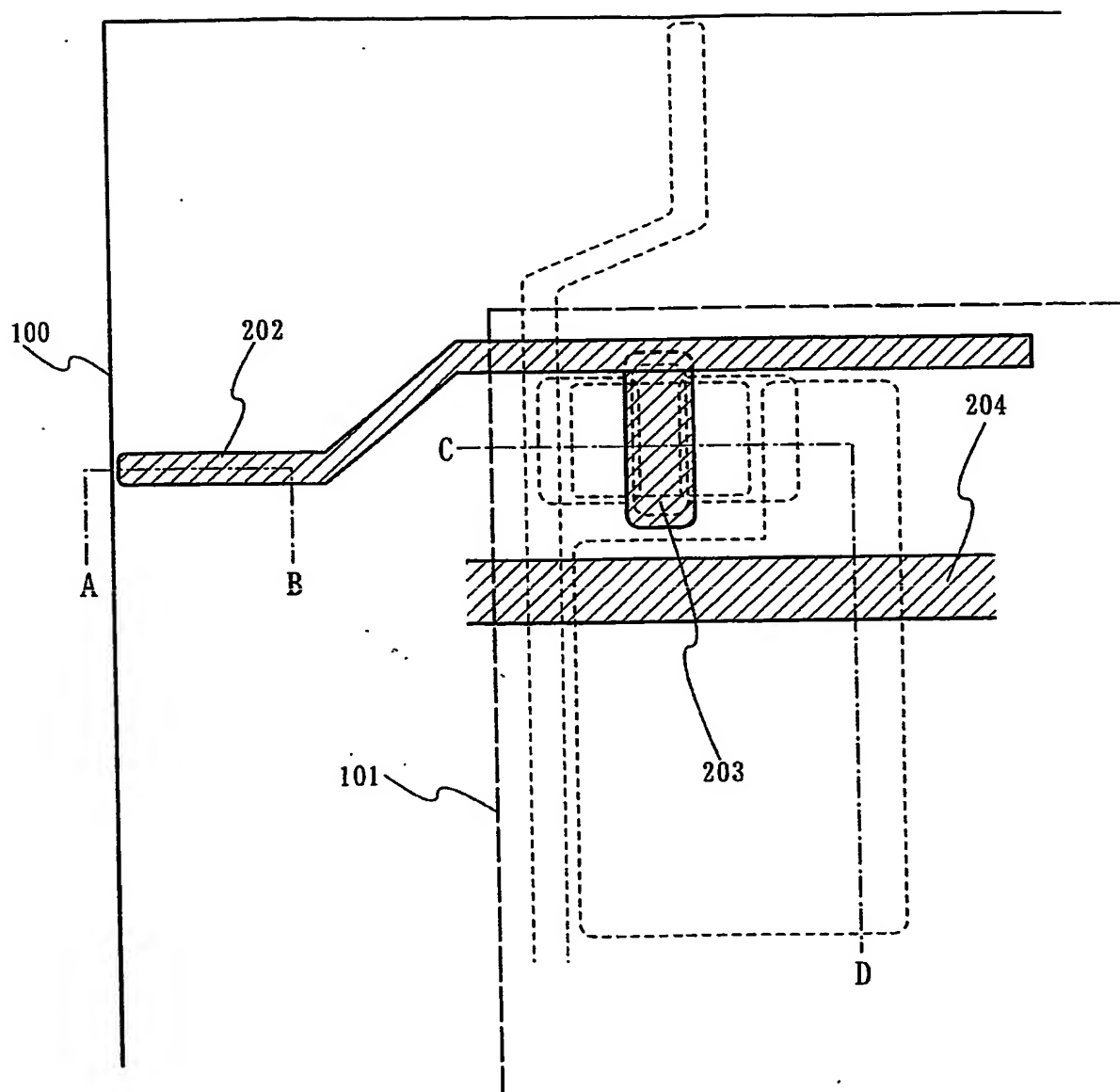
【図 11】



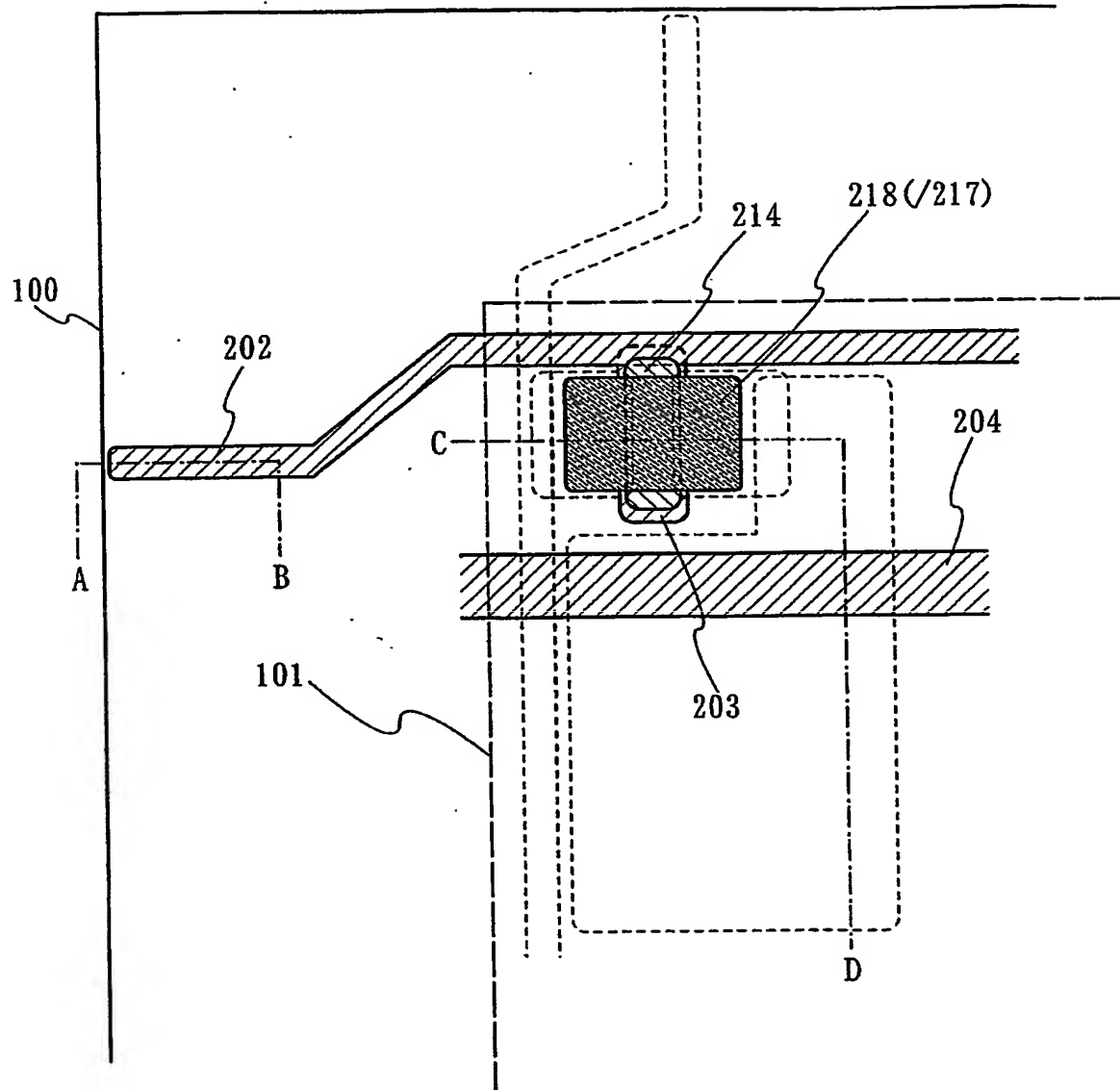
【図 12】



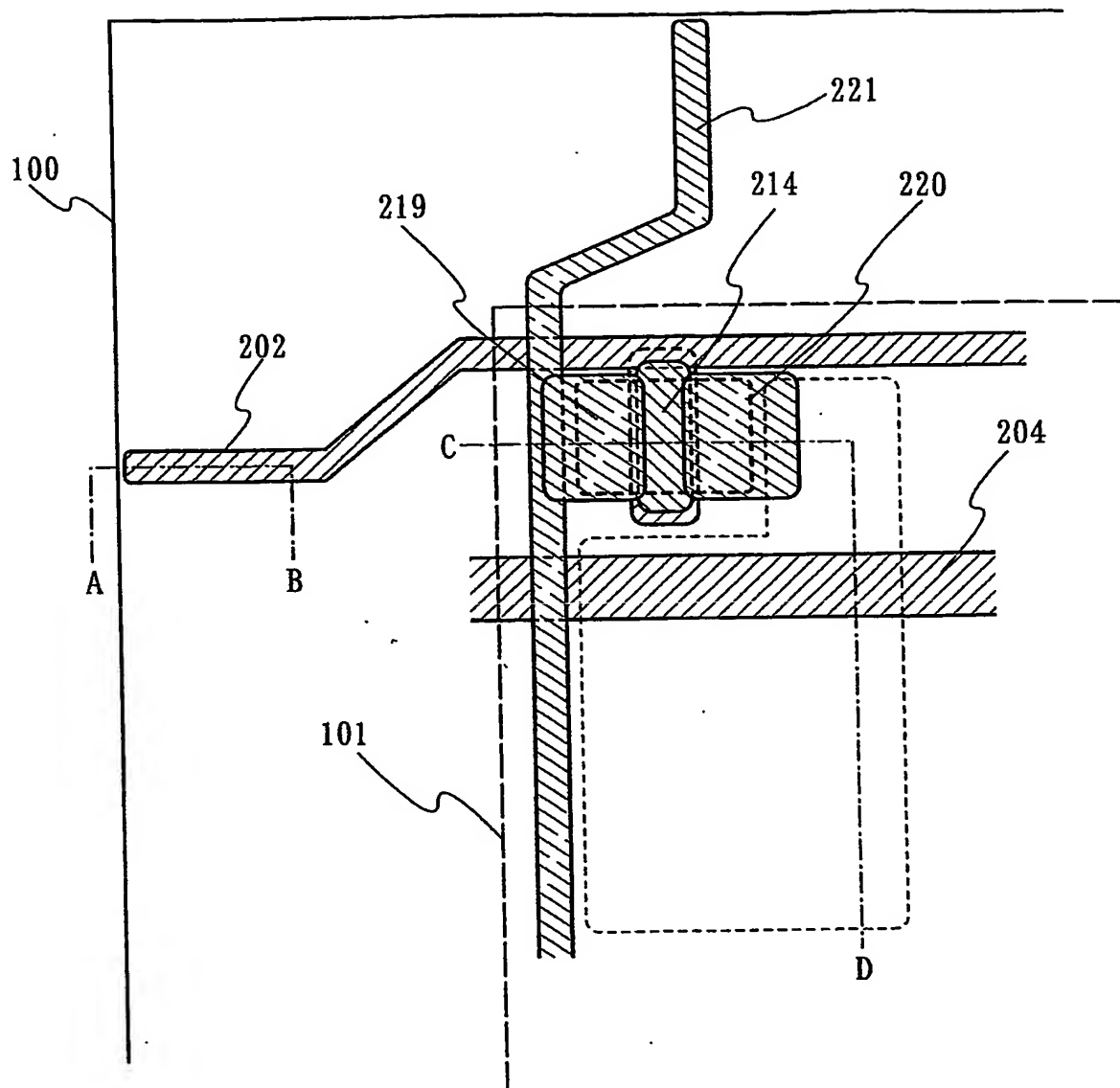
【図 13】



【図 14】

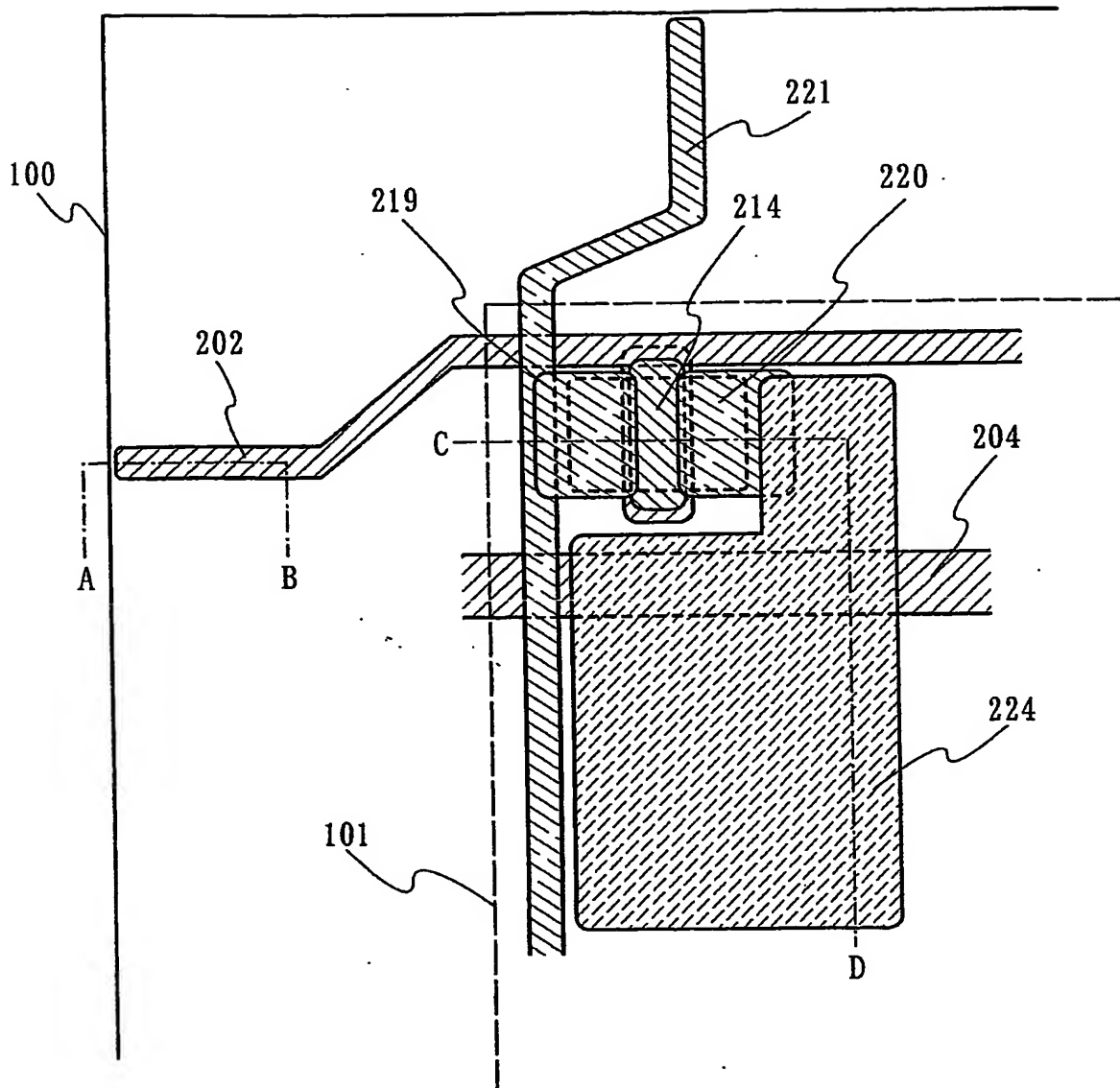


【図 15】

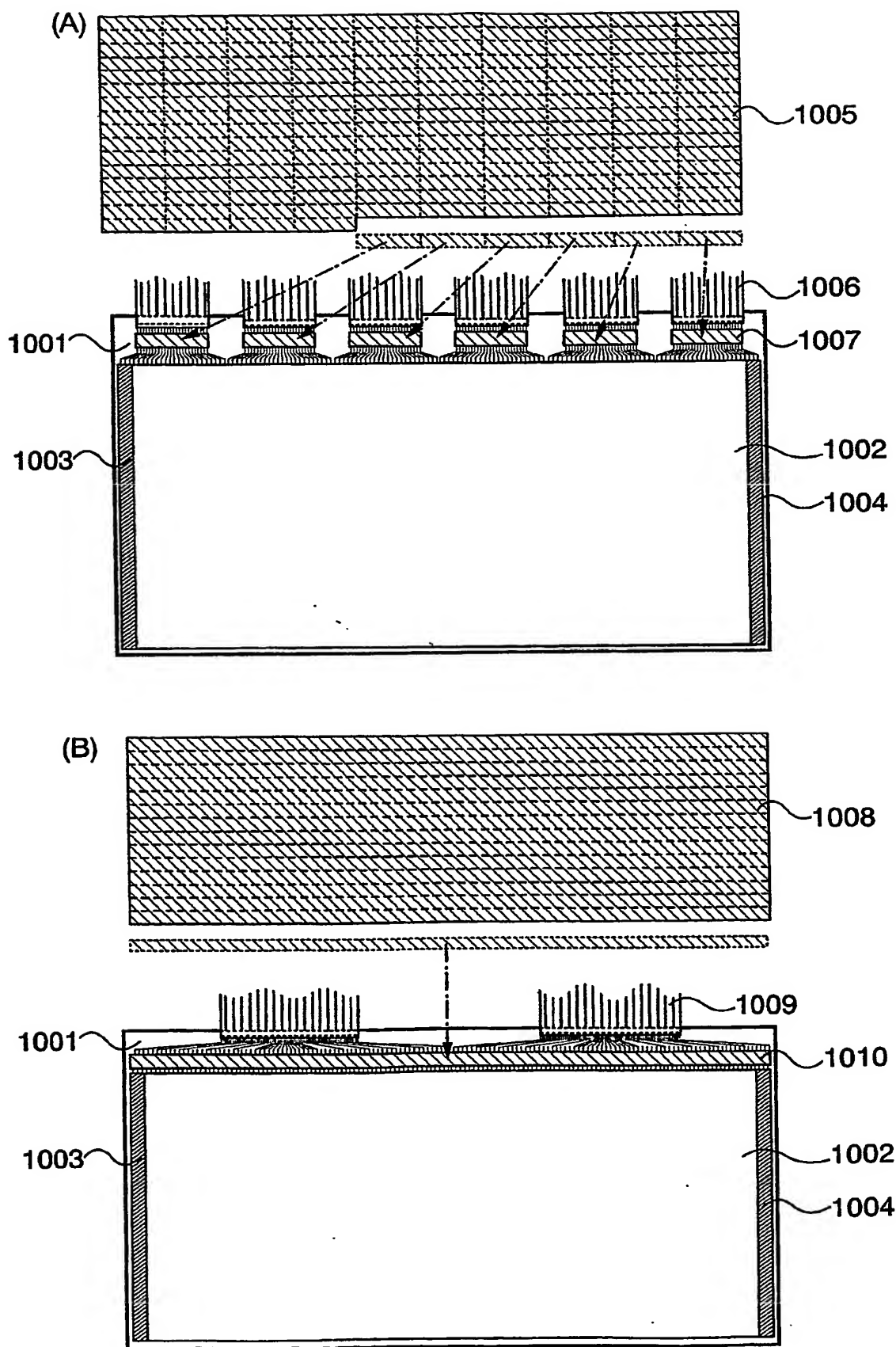




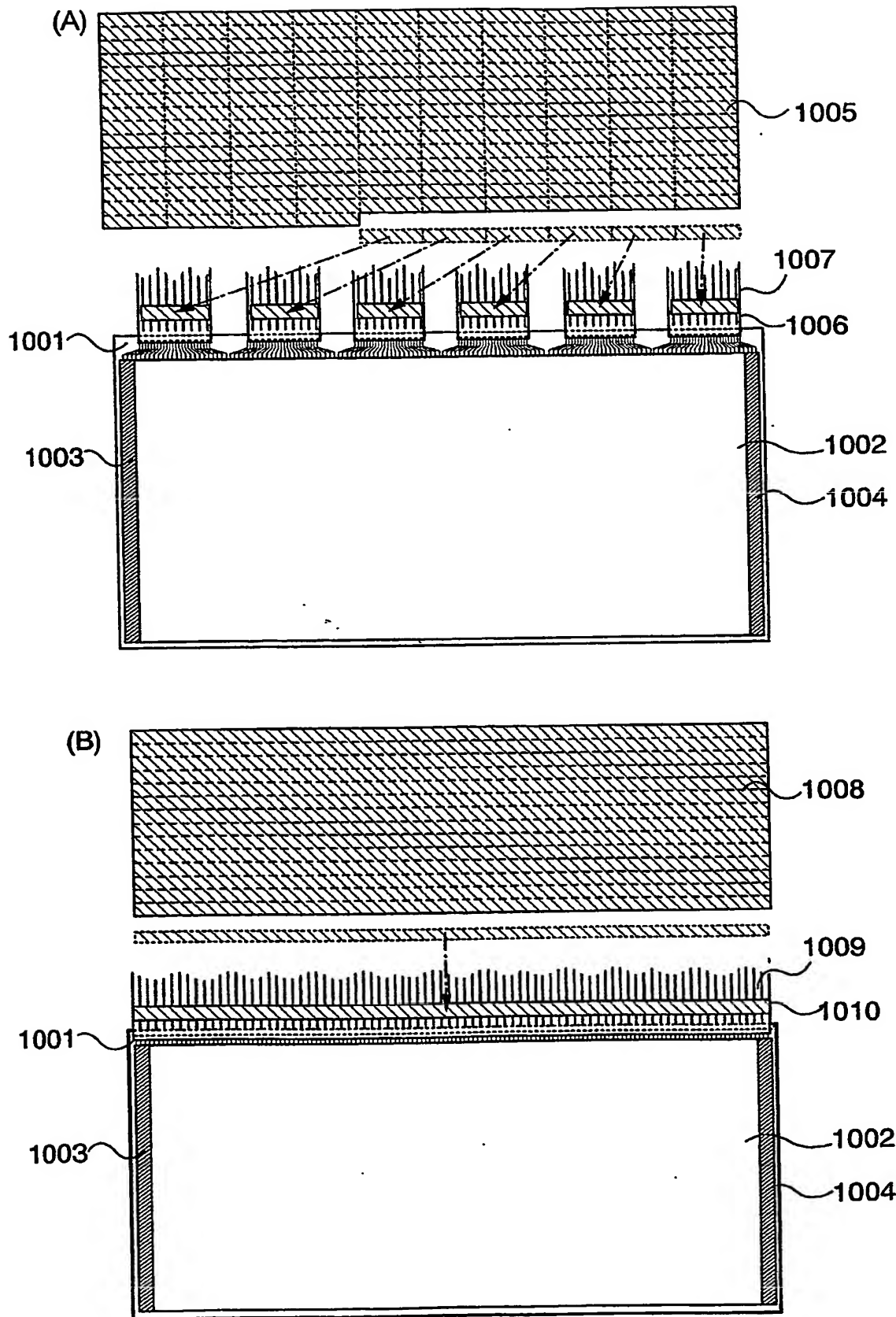
【図 16】



【図 17】

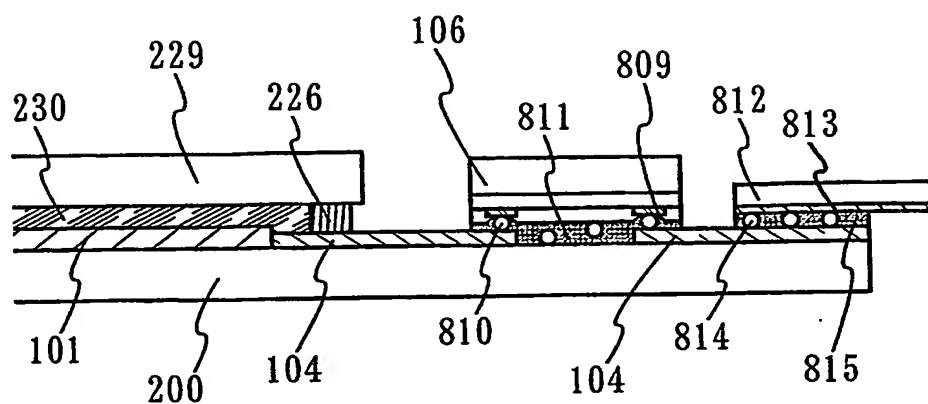


【図 18】

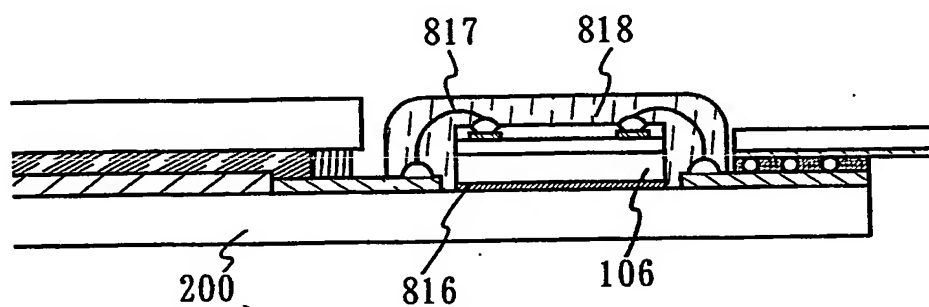


【図 19】

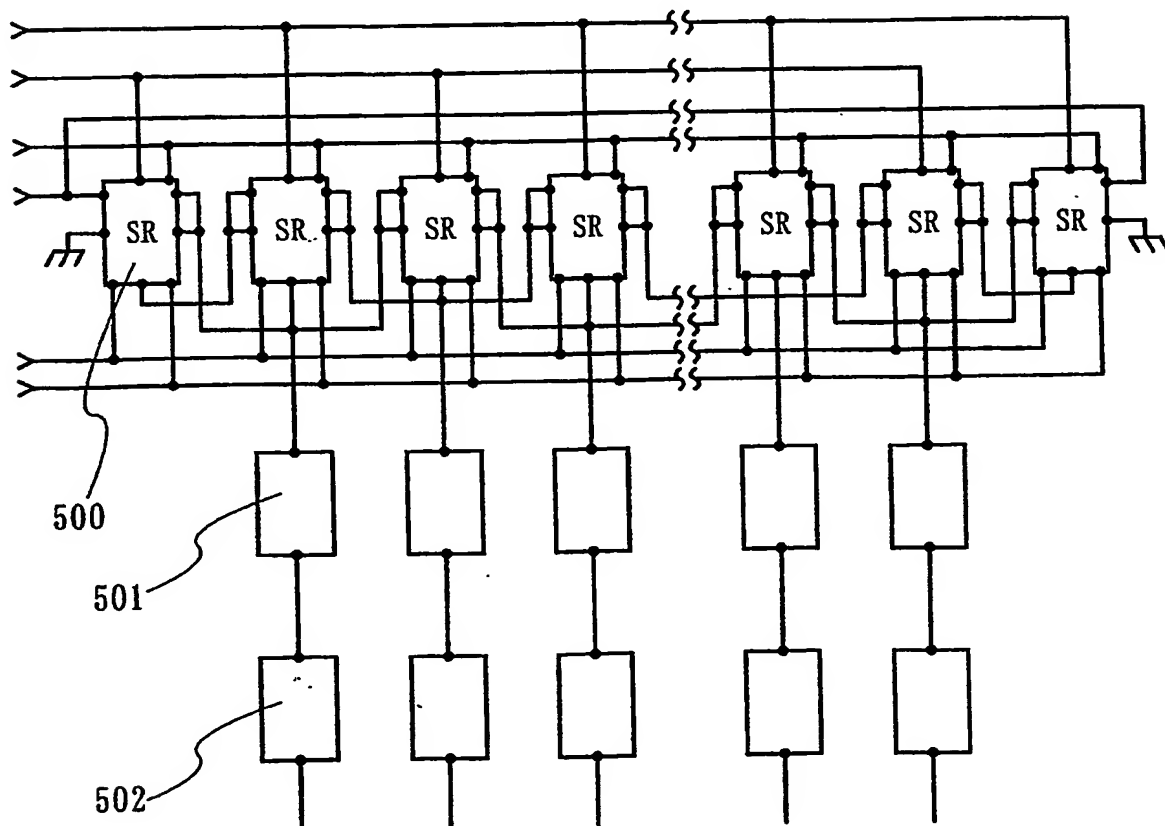
(A)



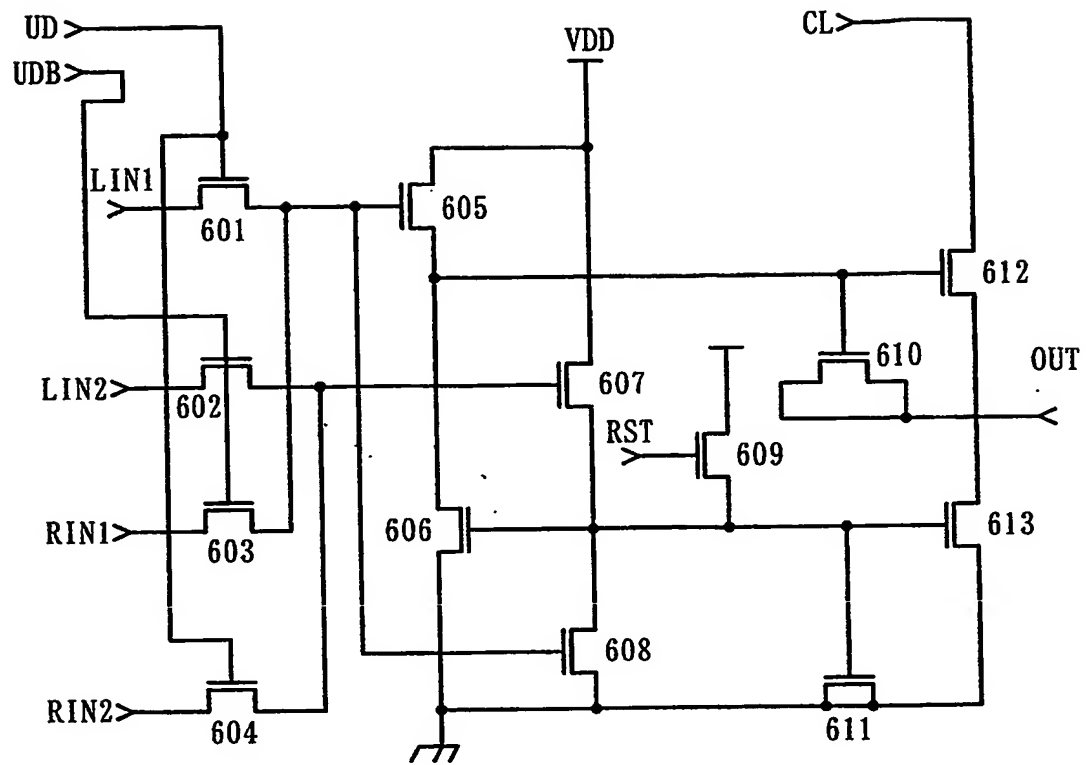
(B)



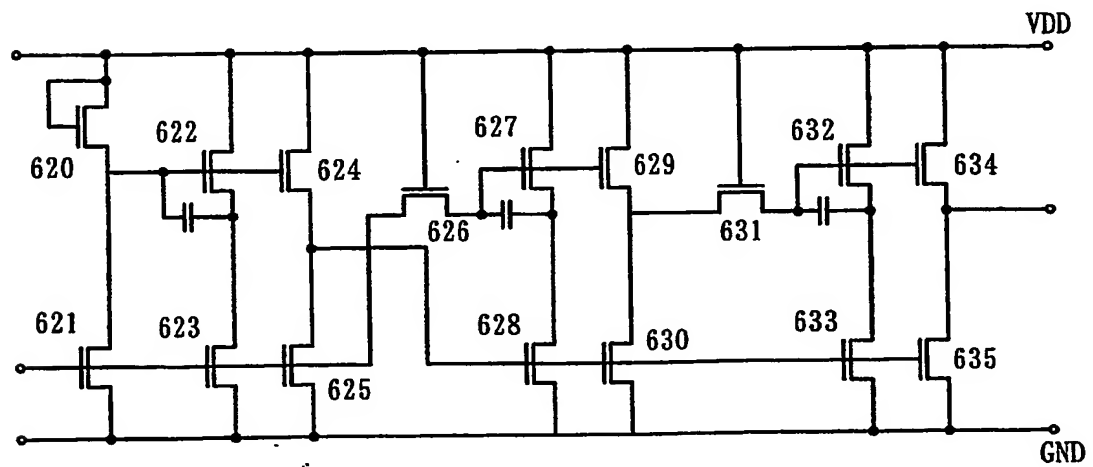
【図 20】



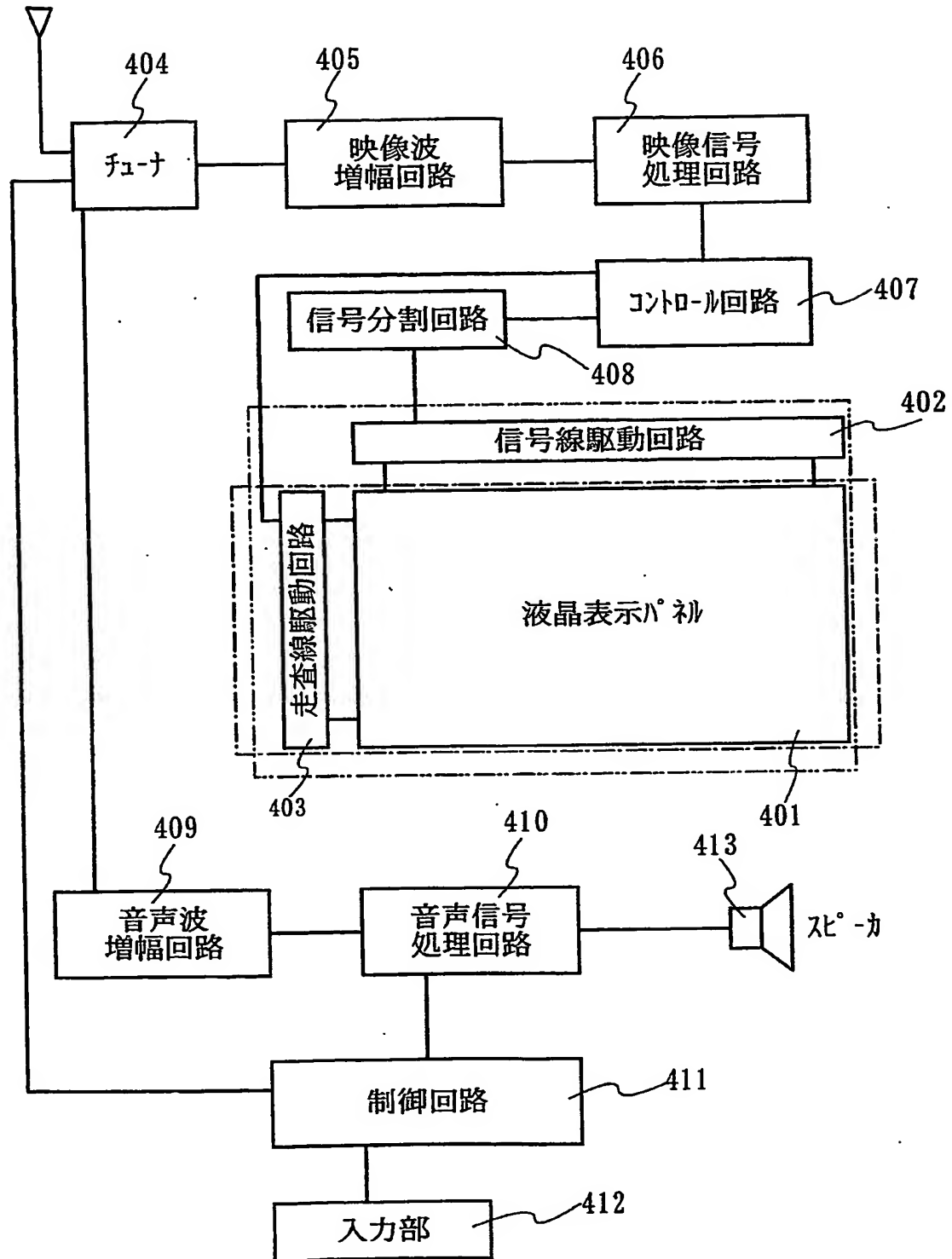
【図 21】



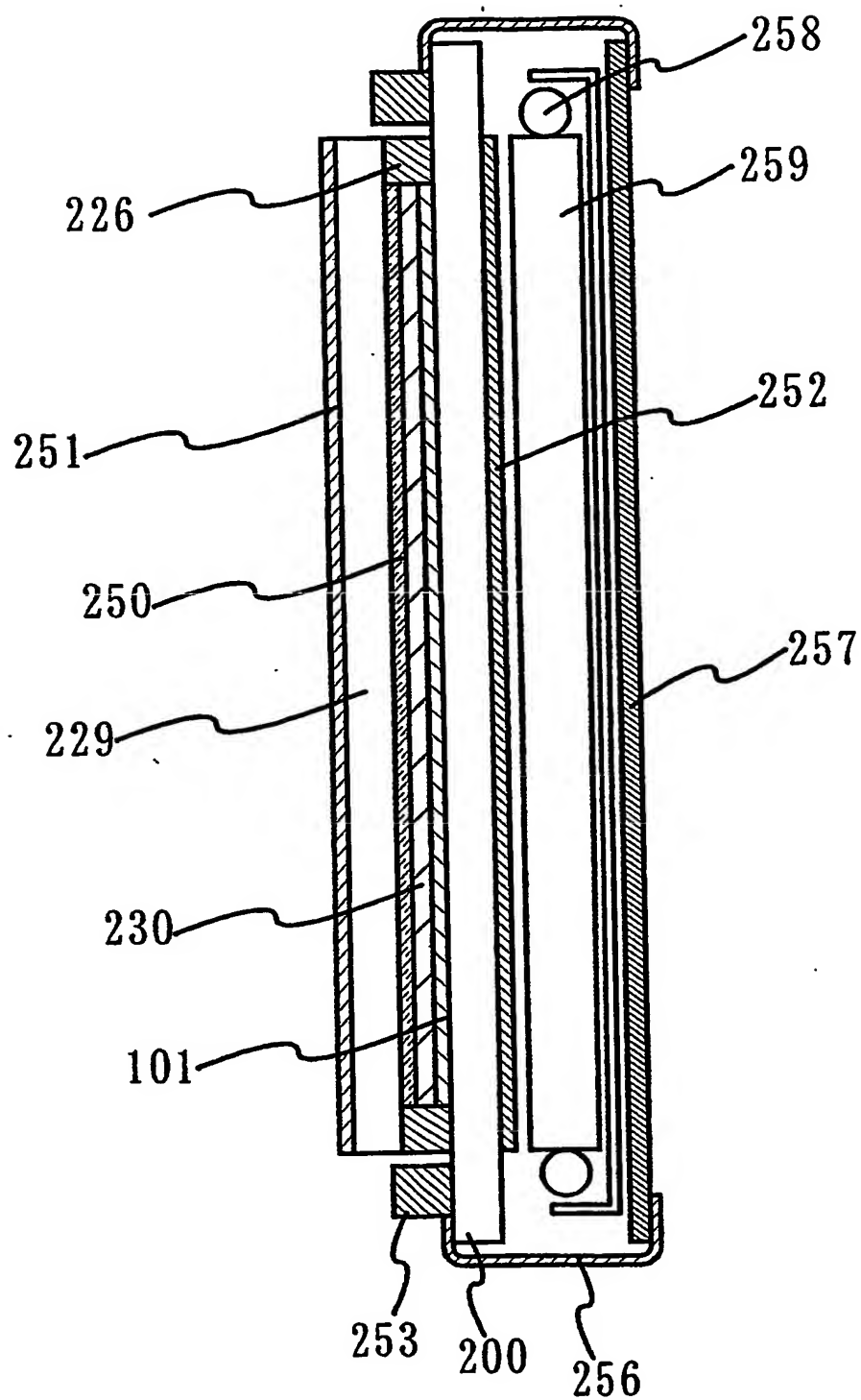
【図 22】



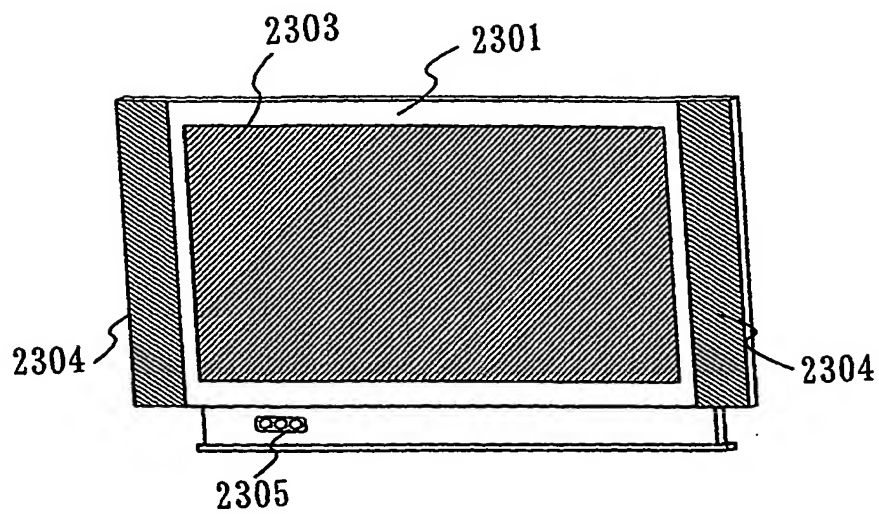
【図 23】



【図 24】

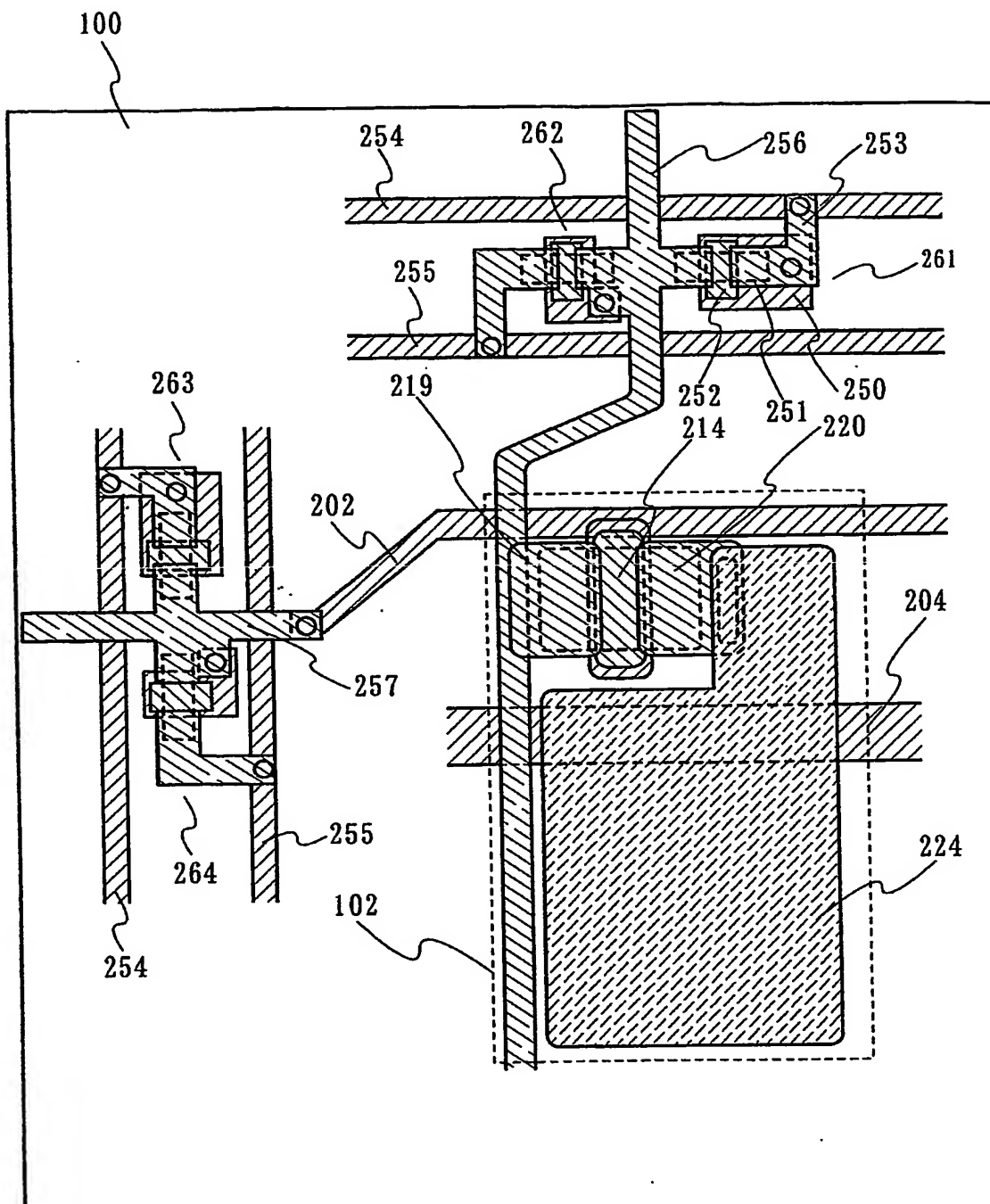


【図 25】

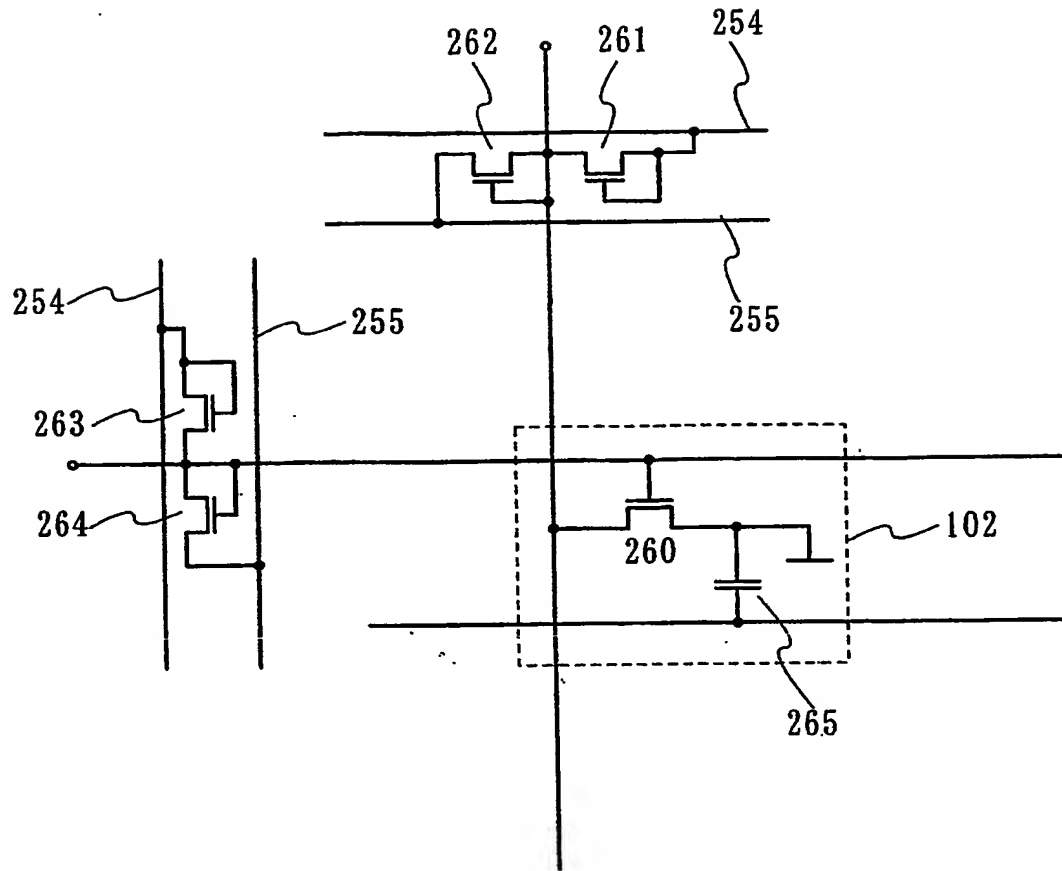




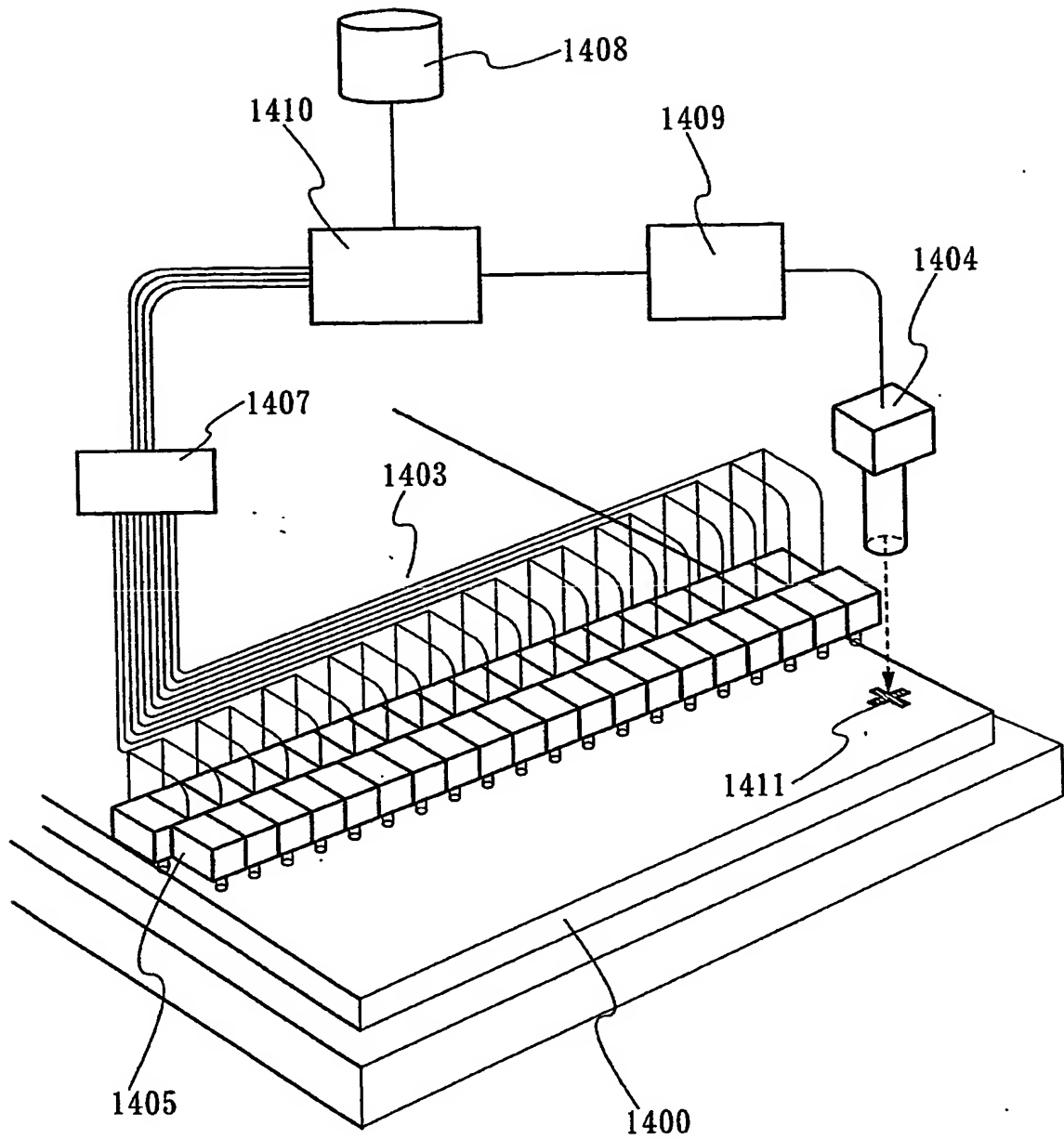
【図 26】



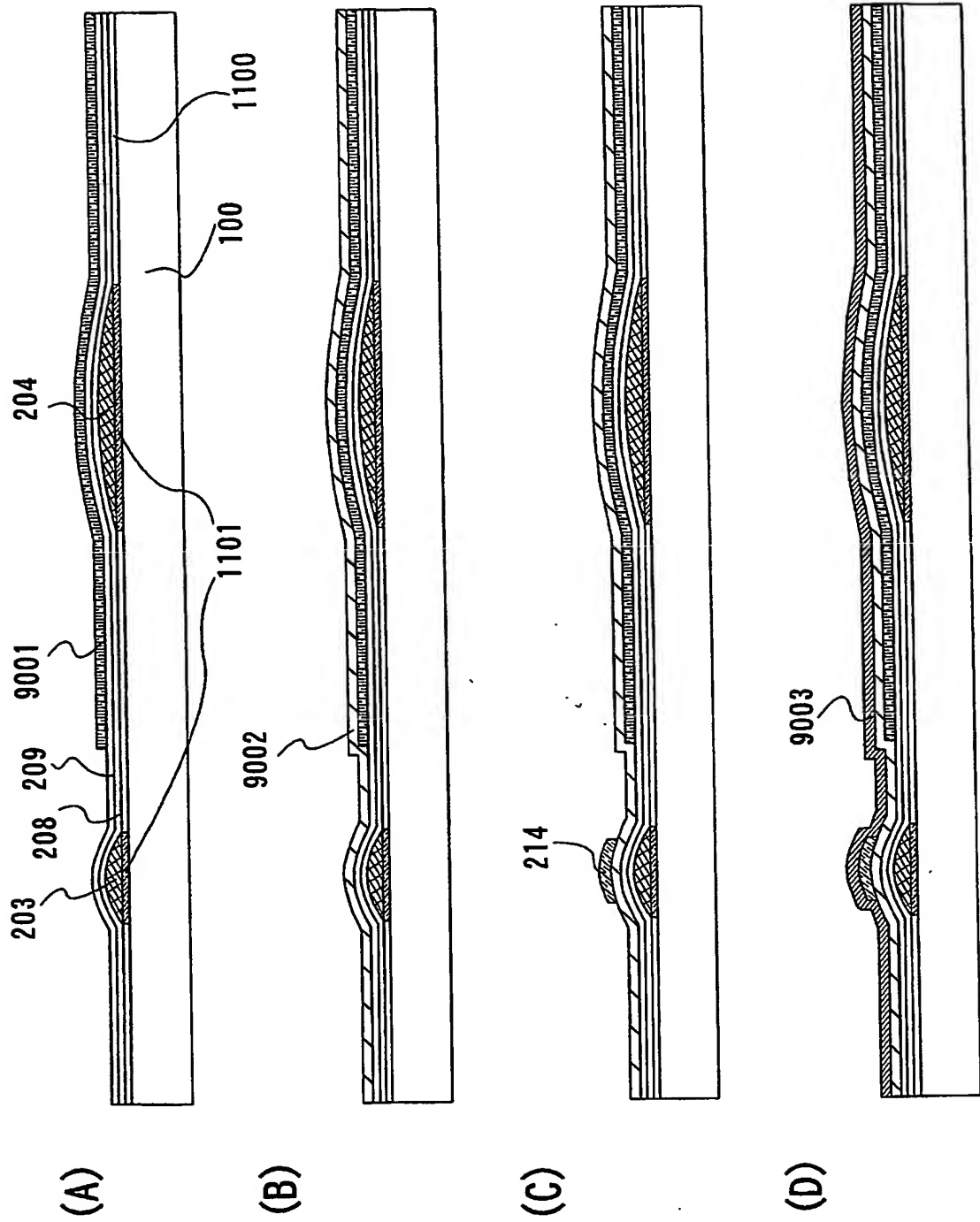
【図 27】



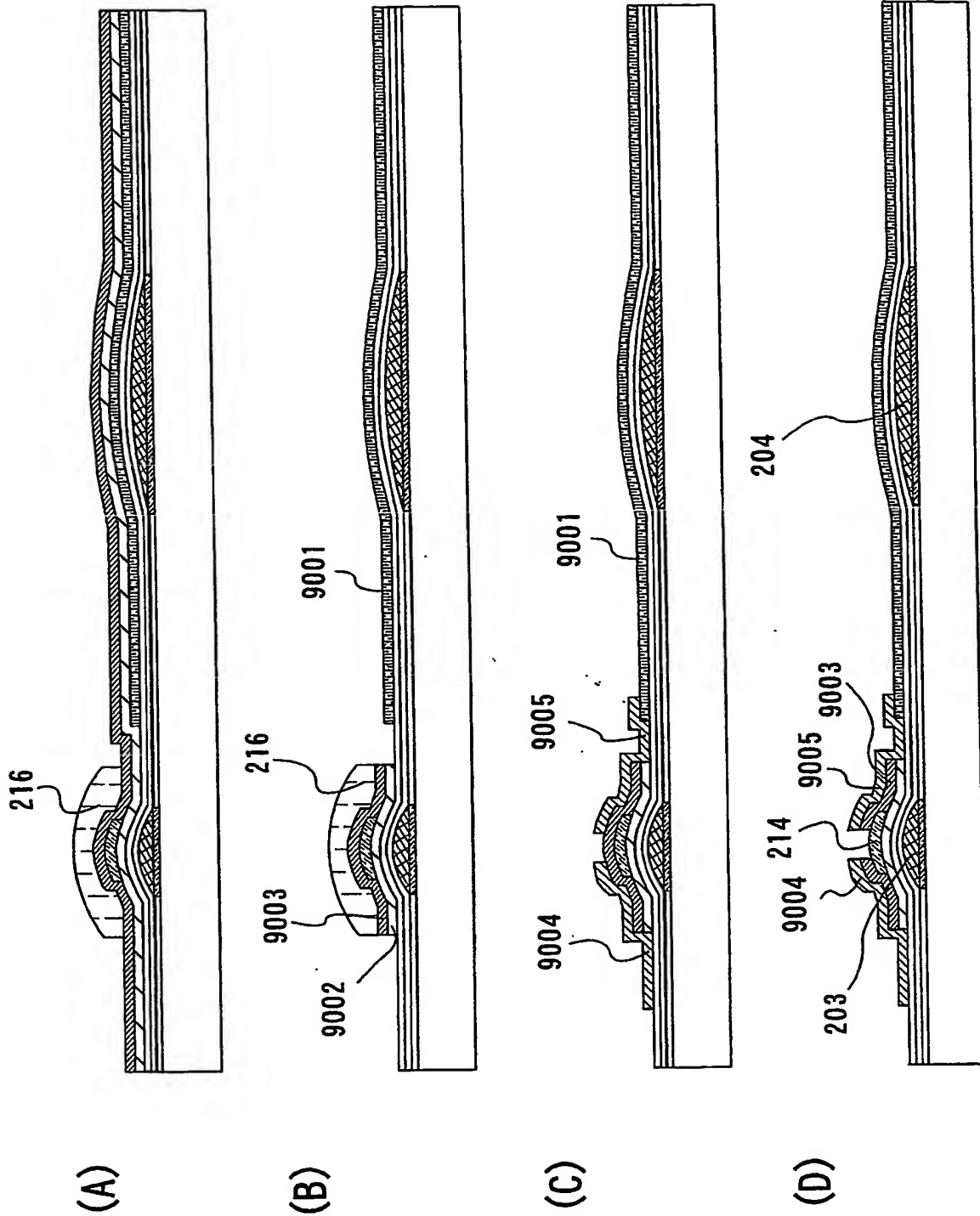
【図 28】



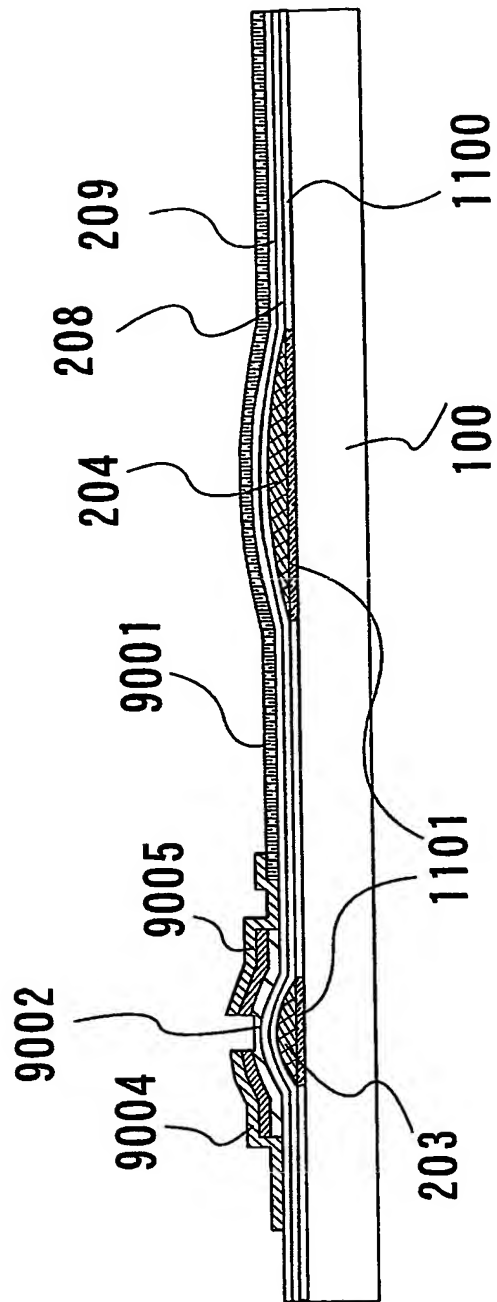
【図 29】



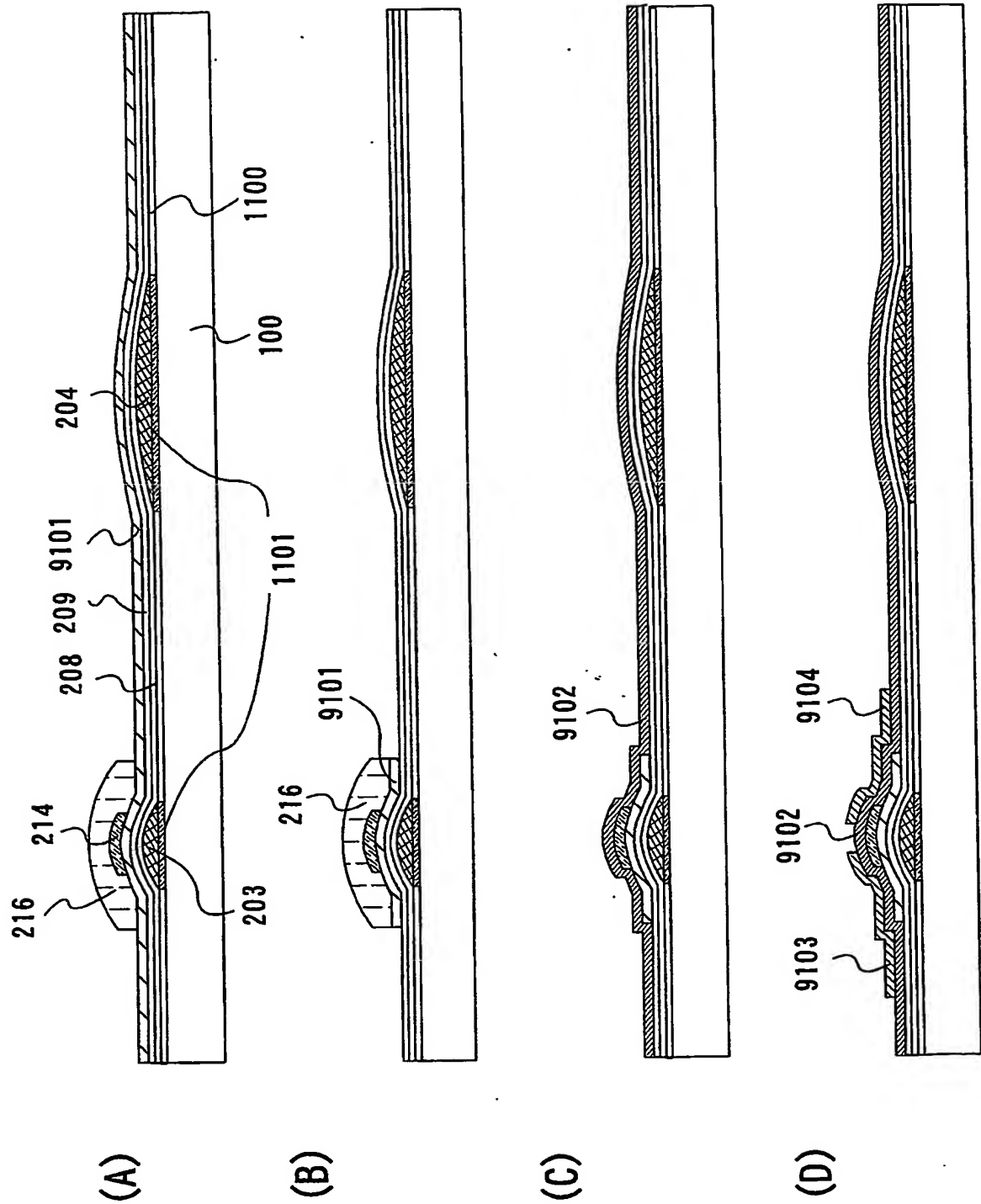
【図 30】



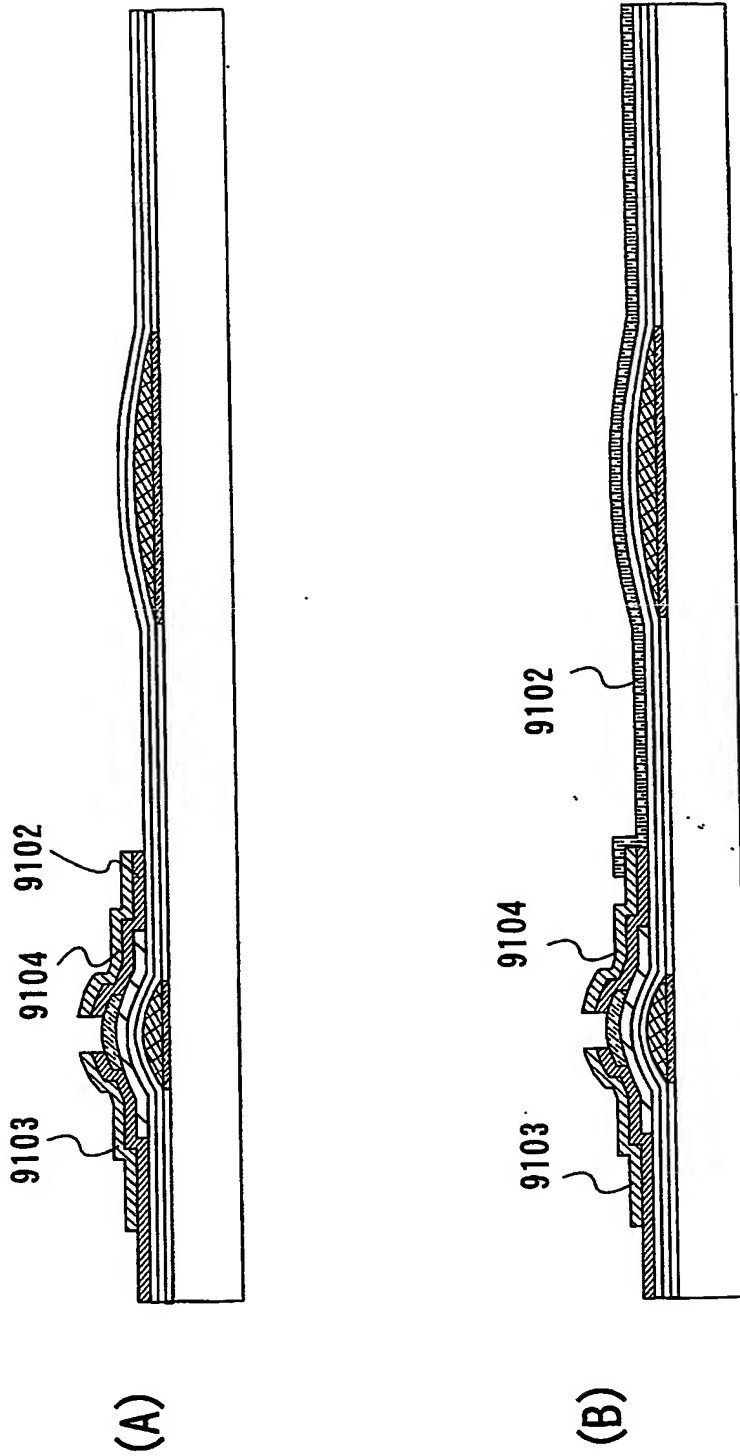
【図 31】



【図 32】

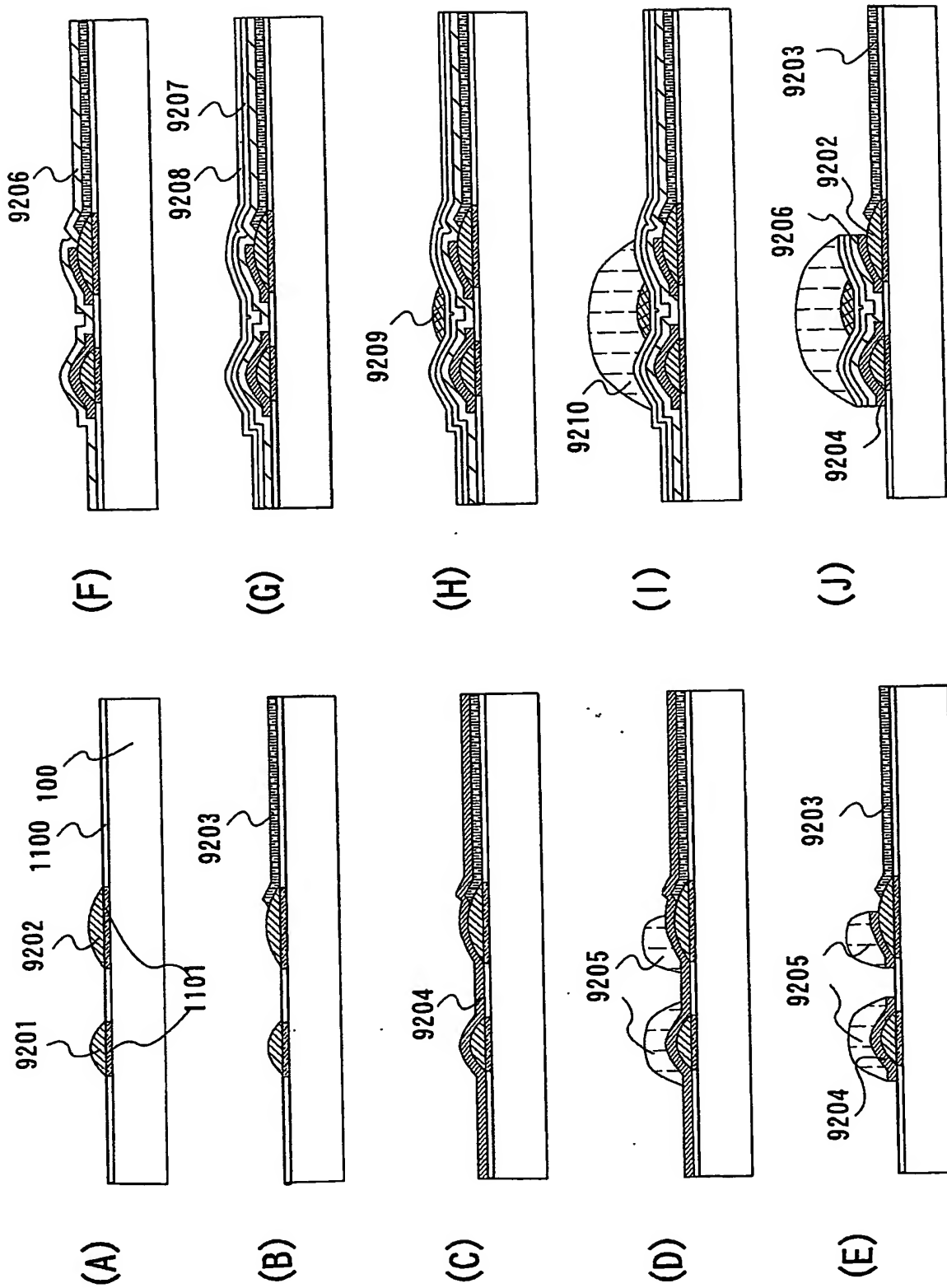


【図 33】

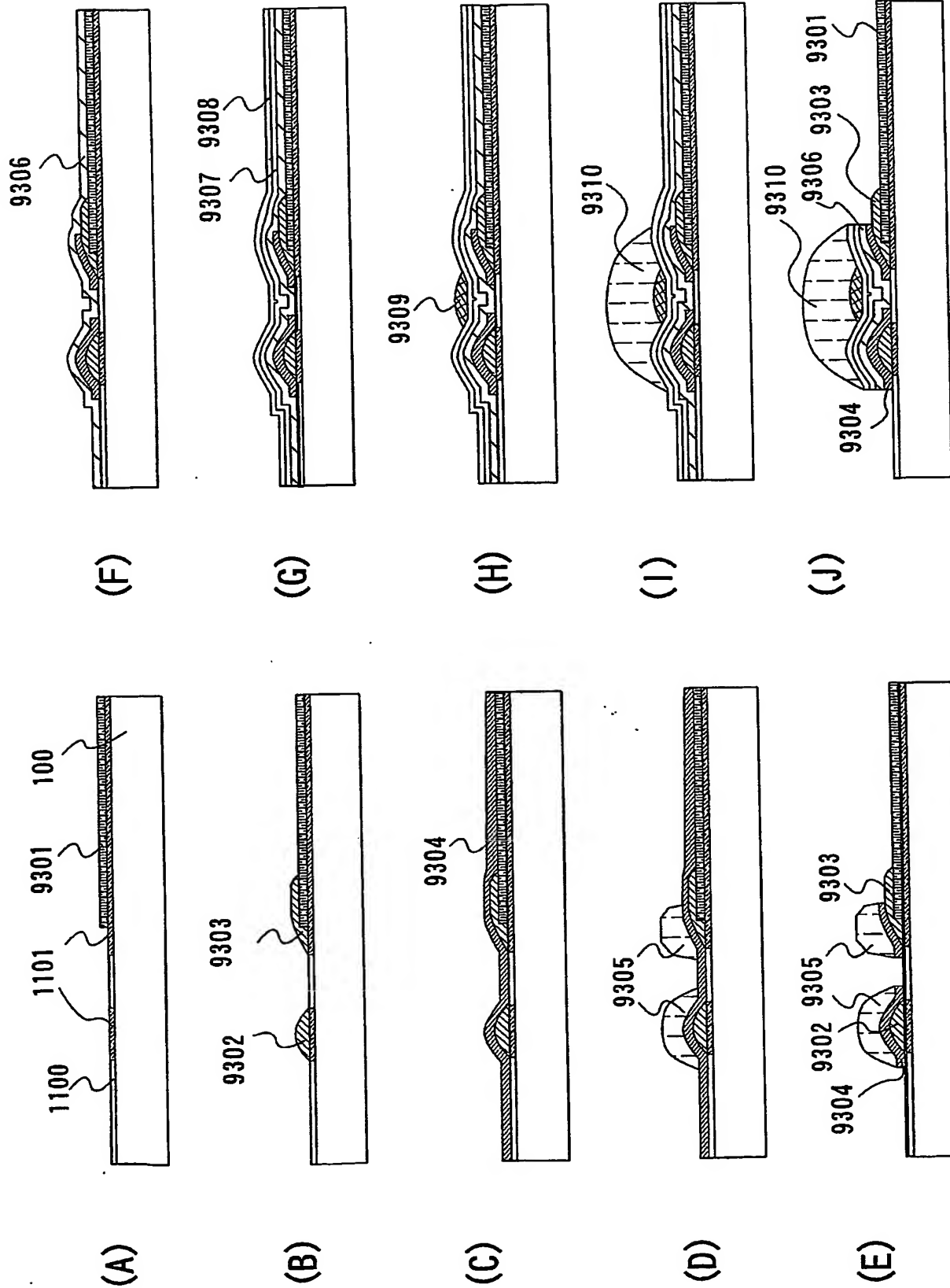




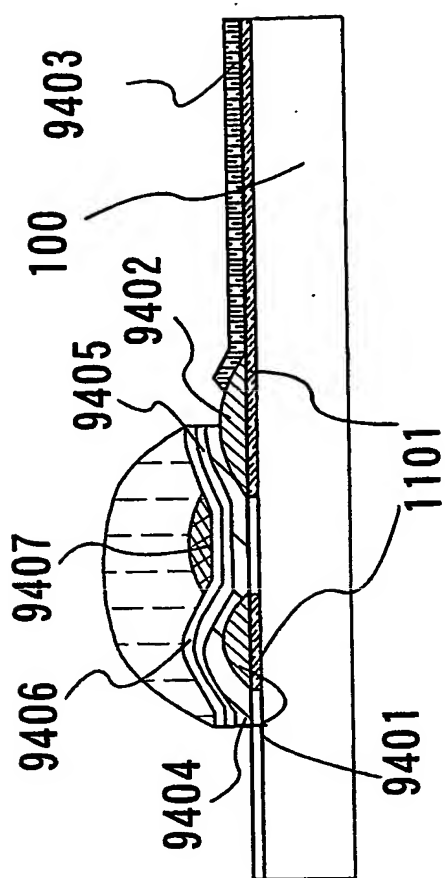
【図34】



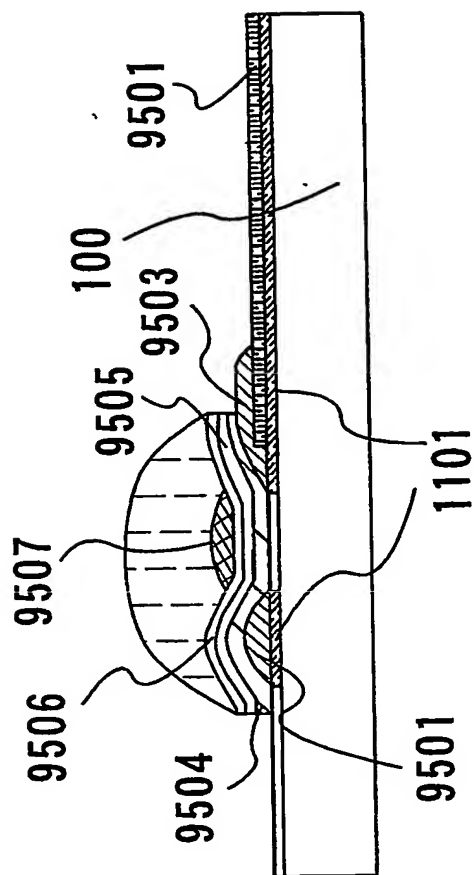
【図35】



【図36】

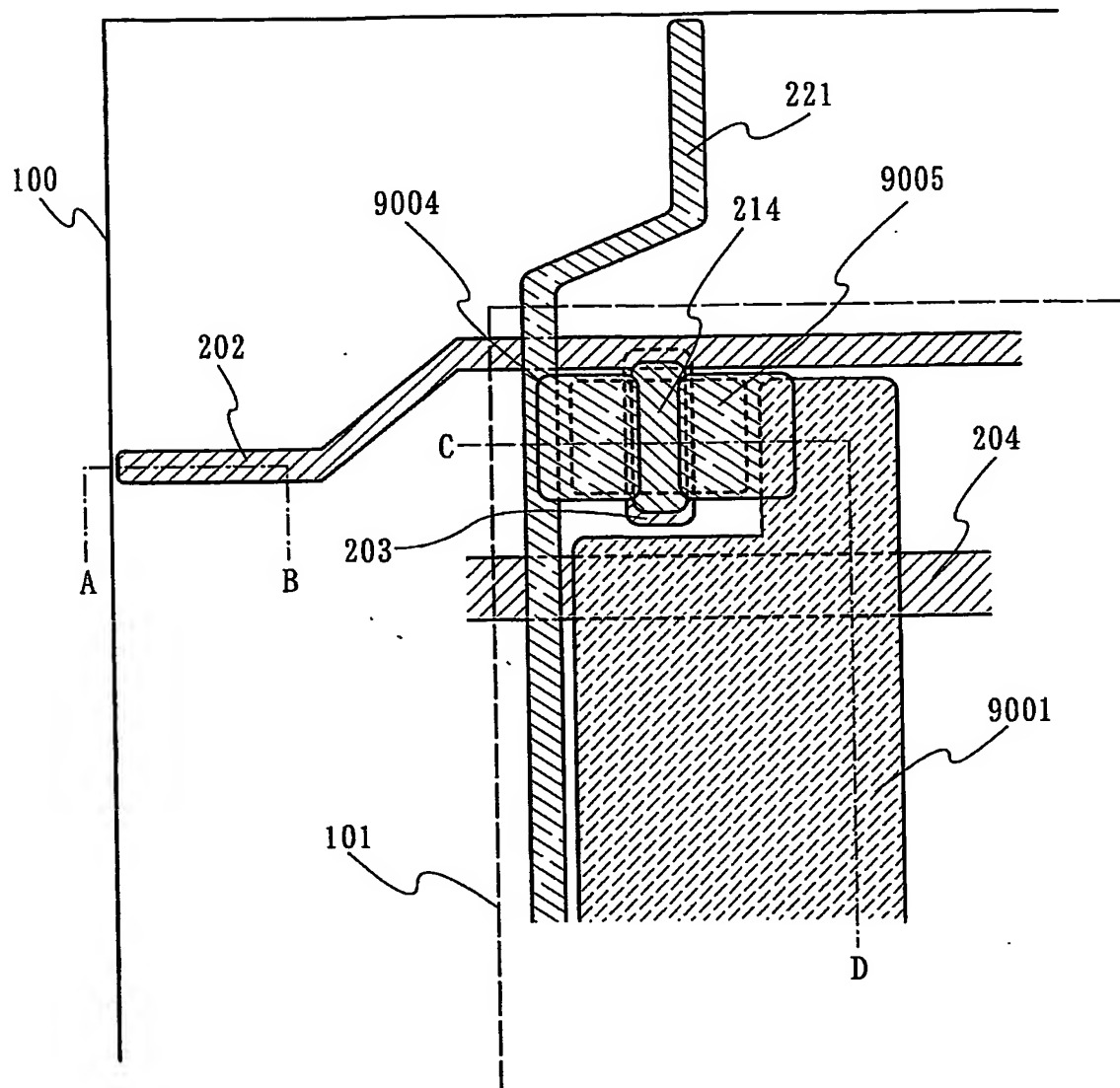


(A)

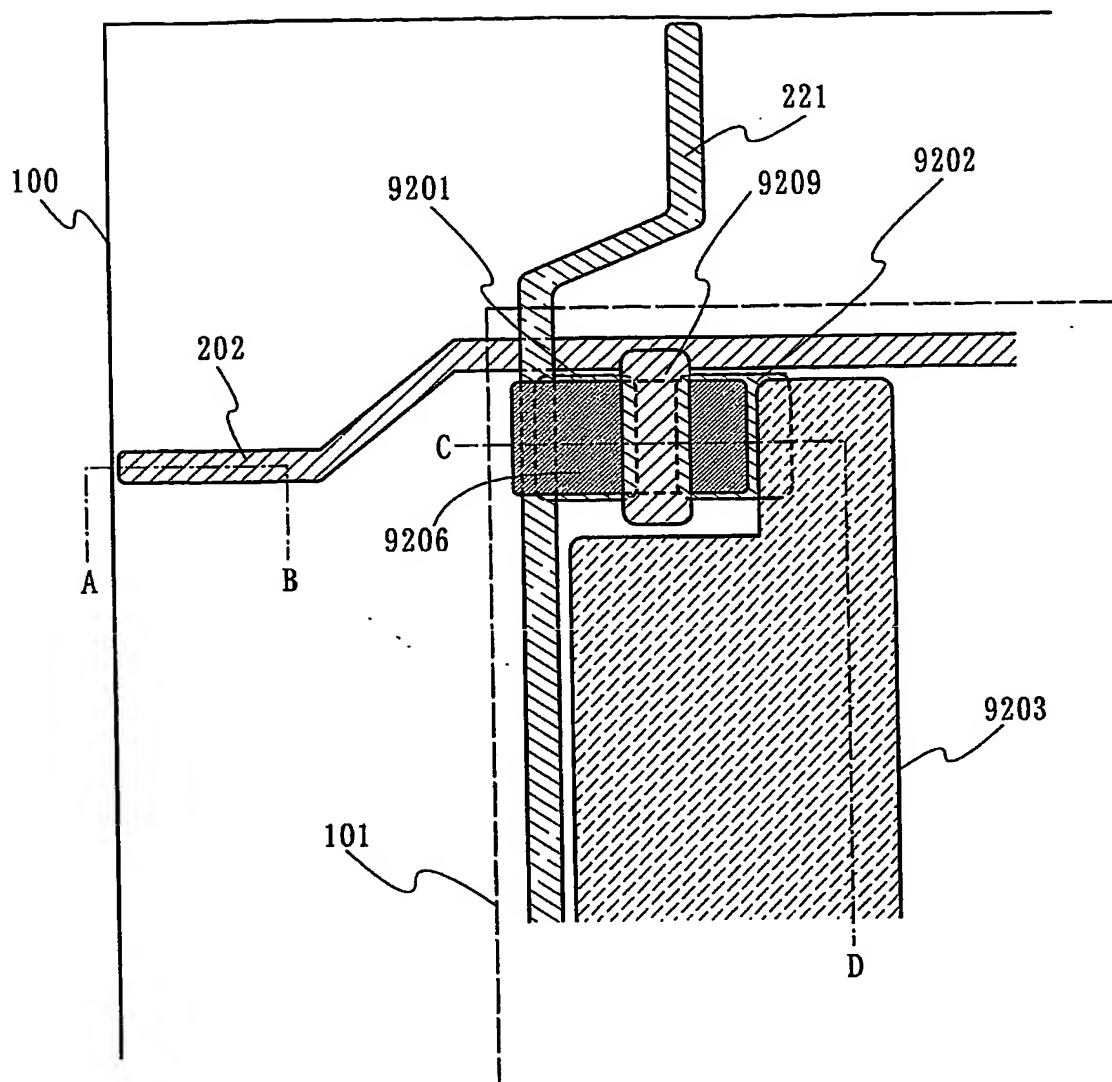


(B)

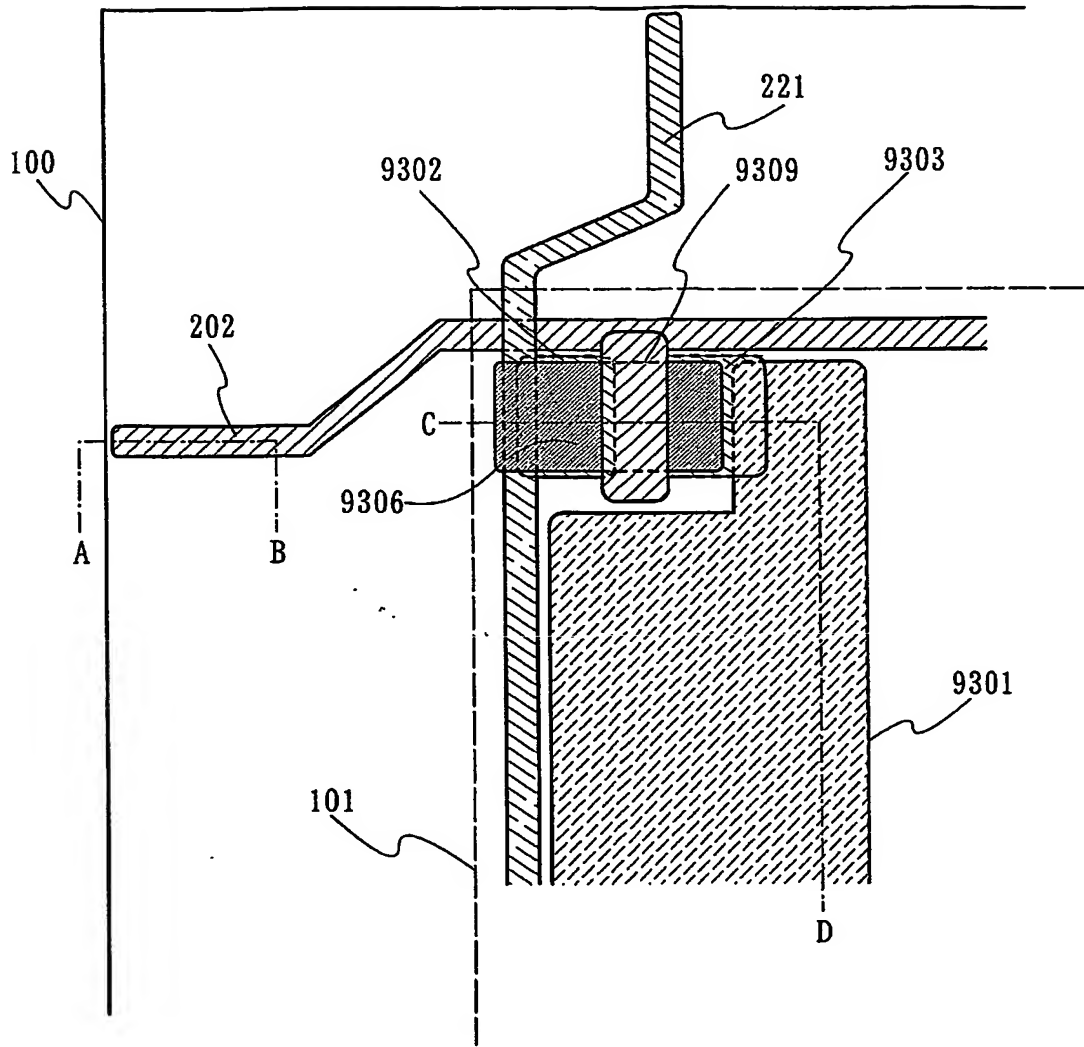
【図 37】



【図 38】



【図 39】



**【書類名】 要約書****【要約】**

**【課題】** 従来踏襲されてきた液晶表示装置の製造技術は、基板の全面に各種の被膜を形成し、僅かな領域を残してエッチング除去する工法であり、材料コストを浪費し、多量の廃液を処理することが要求されていた。

**【解決手段】** 配線層若しくは電極を形成する導電層や、所定のパターンを形成するためのマスク層など液晶表示装置を作製するために必要なパターンのうち、少なくとも一つ若しくはそれ以上を、選択的にパターンを形成可能な方法により形成して、液晶表示装置を製造することを特徴とするものである。選択的にパターンを形成可能な方法として、被形成面に下地処理をし、特定の目的に調合された組成物の液滴を選択的に吐出して所定のパターンを形成することが可能な、液滴吐出法を用いる。

**【選択図】** 図 7

特願 2003-385999

出願人履歴情報

識別番号

[000153878]

1. 変更年月日

1990年 8月17日

[変更理由]

新規登録

住所

神奈川県厚木市長谷398番地

氏名

株式会社半導体エネルギー研究所